

PATENT COOPERATION TREATY

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

United States Patent and Trademark
Office
(Box PCT)
Crystal Plaza 2
Washington, DC 20231
ETATS-UNIS D'AMERIQUE

in its capacity as elected Office

Date of mailing:

28 May 1998 (28.05.98)

International application No.:

PCT/JP96/03407

Applicant's or agent's file reference:

319602921971

International filing date:

21 November 1996 (21.11.96)

Priority date:

Applicant:

TSUBOSAKI, Kunihiro et al

1. The designated Office is hereby notified of its election made:



in the demand filed with the International preliminary Examining Authority on:

21 November 1996 (21.11.96)



in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was



was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

The International Bureau of WIPO
34, chemin des Colombettes
1211 Geneva 20, Switzerland

Facsimile No.: (41-22) 740.14.35

Authorized officer:

J. Zahra

Telephone No.: (41-22) 338.83.38

135
Translation
09/308620

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

0822

Applicant's or agent's file reference 319602921971		FOR FURTHER ACTION See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP96/03407	International filing date (day/month/year) 21 November 1996 (21.11.1996)	Priority date (day/month/year)	
International Patent Classification (IPC) or national classification and IPC H01L 21/60			
Applicant HITACHI, LTD.			

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.
2. This REPORT consists of a total of 4 sheets, including this cover sheet.

☐ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).

These annexes consist of a total of _____ sheets.

3. This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- IV ☐ Lack of unity of invention
- V ☒ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☐ Certain observations on the international application

Date of submission of the demand 21 November 1996 (21.11.1996)	Date of completion of this report 14 August 1997 (14.08.1997)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP96/03407

I. Basis of the report

1. This report has been drawn on the basis of *(Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to the report since they do not contain amendments.)*:

- ☒ the international application as originally filed.
- ☐ the description, pages _____, as originally filed,
 pages _____, filed with the demand,
 pages _____, filed with the letter of _____,
 pages _____, filed with the letter of _____.
- ☐ the claims, Nos. _____, as originally filed,
 Nos. _____, as amended under Article 19,
 Nos. _____, filed with the demand,
 Nos. _____, filed with the letter of _____,
 Nos. _____, filed with the letter of _____.
- ☐ the drawings, sheets/fig _____, as originally filed,
 sheets/fig _____, filed with the demand,
 sheets/fig _____, filed with the letter of _____,
 sheets/fig _____, filed with the letter of _____.

2. The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/fig _____

3. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).

4. Additional observations, if necessary:

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP96/03407

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	2-12,17-24,26-32	YES
	Claims	1,13-16,25	NO
Inventive step (IS)	Claims		YES
	Claims	1-32	NO
Industrial applicability (IA)	Claims	1-32	YES
	Claims		NO

2. Citations and explanations

Claims 1, 13-16, and 25 lack novelty because they are described in document 1 [JP, 59-222947, A (Matsushita Electric Industrial Co., Ltd.), 14 December 1984 (14.12.84), line 2 lower left column page 2 to line 1 upper left column page 3, Figure 4], cited in the ISR.

The subject matter of claims 2 and 3 does not appear to involve an inventive step in view of document 2 [JP, 57-122559, A (GAO Gesellschaft für Automation und Organisation m.b.H.), 30 July 1982 (30.07.82), lines 6-19, lower right column, page 3, Figure 2], cited in the ISR. Applying the ideas of positioning the semiconductor chip in the stress neutral plane and bending the leads in the thickness direction to the semiconductor device described in document 1 is suggested in document 2.

The subject matter of claim 4 does not appear to involve an inventive step in view of document 1 and document 3 [JP, 60-106153, A (Toshiba Corp.), 11 June 1985 (11.06.85), lines 6 to 18, lower left column, page 2], cited in the ISR. Applying the idea of matching the height positions of the vertical surfaces of the sealing resin with the height position of the vertical surfaces of the tape carrier to the semiconductor device described in document 1 is suggested in document 3.

The subject matter of claims 5, 6, 8, and 26 does not appear to involve an inventive step in view of document 1 and document 4 [JP, 4-355939, A (Towa Corp.), 9 December 1992 (09.12.92), line 44 page 5 to line 30 page 6], cited in the ISR. Applying the idea of providing a passage for injecting resin and a passage for discharging air in one portion of the tape carrier to the semiconductor device and semiconductor manufacturing process described in document 1 is suggested in document 4.

The subject matter of claim 7 does not appear to involve an inventive step in view of document 1 and document 5 [JP, 6-151517, A (Nippon Steel Corp.), 31 May 1994 (31.05.94), lines 24 to 31, column 3], cited in the ISR. The idea of providing a metal plating on the portion of the carrier tape surface that contacts sealing resin is suggested in document 5.

The subject matter of claim 9 does not appear to involve an inventive step in view of document 1 and document 6 [JP, 8-148526, A (NEC Corp.), 7 June 1996 (07.06.96), line 41 column 4 to line 14 column 5], cited in the ISR. Applying the idea of providing on the lead a bump electrode for electrically connecting to the wiring of the mounting substrate to the semiconductor device described in document 1 is suggested in document 6.

The subject matter of claims 10 and 23 does not appear to involve an inventive step in view of document 1 and document 7 [JP, 8-222691, A (Fujitsu Limited), 30 August 1996 (30.08.96), prior art section, Figures 2 and 26], cited in the ISR. Applying the ideas of making the leads protrude beyond the outer perimeter of the tape carrier and bending and electrically connecting each of the leads of a plurality of stacked tape carriers to the semiconductor device described in document 1 is suggested in document 7.

The subject matter of claim 11 does not appear to involve an inventive step in view of

document 1 and document 8 [JP, 7-99203, A (Fujitsu Limited), April 1995 (11.04.95), lines 28 to 34, column 2], cited in the ISR. Applying the idea of polishing the rear side of the semiconductor chip using the spin etching method to the semiconductor device described in document 1 is suggested in document 8.

The subject matter of claim 12 does not appear to involve an inventive step in view of document 1, document 2, and document 9 [JP, 54-114973, A (Toshiba Corp.), 7 September 1979 (07.09.79), lines 10 to 12, lower right column, page 1, Figure 3]. As indicated by the subject matter of document 9, for example, semiconductor devices for which the tape carrier is 300 μm or less in thickness and the semiconductor chip is 150 μm or less in thickness are commonly known.

The subject matter of claim 17 does not appear to involve an inventive step in view of document 1 and document 10 [JP, 3-295264, A (Hitachi, Ltd.), 26 December 1991 (26.12.91), line 18 upper left column to line 3 upper right column, page 3], cited in the ISR. Applying the idea of forming the laminated package all at once and sealing it with sealing resin to the semiconductor device described in document 1 is suggested in document 10.

The subject matter of claims 21, 27, and 31 does not appear to involve an inventive step in view of document 1 and document 10. Applying the idea of electrically connecting a plurality of tape carriers using a connection hole (through hole) that exposes a portion of the leads to the semiconductor device and semiconductor device manufacturing process described in document 1 is suggested in document 10.

The subject matter of claims 18, 19, and 22 does not appear to involve an inventive step in view of document 1 and document 11 [JP, 8-236694, A (NEC Corp.), 13 September 1996 (13.09.96), Figures 1 and 2], cited in the ISR. Applying the idea of filling the connection hole with a conductive material and providing a bump electrode on one end of the conductive material to serve as a connection terminal to the semiconductor device described in document 1 is suggested in document 11.

The subject matter of claim 20 does not appear to involve an inventive step in view of document 1, document 11, and document 12 [JP, 8-88245, A (NEC Corporation), 2 April 1996 (02.04.96), Figure 1]. As indicated by the subject matter of document 12, for example, semiconductor devices for which a portion of each lead protrudes from the connection hole are commonly known.

The subject matter of claims 24 and 30 does not appear to involve an inventive step in view of document 1 and document 13 [JP, 5-183020, A (NEC Kansai, Ltd.), 23 July 1993 (23.07.93), lines 38 to 46, column 2], cited in the ISR. One skilled in the art could have easily arrived at the idea of not electrically connecting certain leads in the semiconductor device and semiconductor device manufacturing process described in document 1 by using the single point bonding method described in document 13.

The subject matter of claims 28 and 29 does not appear to involve an inventive step in view of documents 1, 10, and 11. As indicated by the subject matter of document 11, for example, the idea of heat treating the laminated package is commonly known.

The subject matter of claim 32 does not appear to involve an inventive step in view of documents 1, 4, and 10. As indicated by the subject matter of document 4, for example, the idea of injecting sealing resin through a through hole formed on a portion of the tape carrier is commonly known.

EP

US PCT

特許協力条約

国際調査報告

(法 8 条、法施行規則第40、41条)
(PCT 18 条、PCT 規則43、44)

出願人又は代理人 の書類記号 319602921971	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220) 及び下記 5 を参照すること。	
国際出願番号 PCT/JP 96/03407	国際出願日 (日.月.年) 21. 11. 96	優先日 (日.月.年)
出願人(氏名又は名称) 株式会社日立製作所		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT 18 条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. ☐ 請求の範囲の一部の調査ができない(第 I 欄参照)。

2. ☐ 発明の単一性が欠如している(第 II 欄参照)。

3. ☐ この国際出願は、ヌクレオチド及び/又はアミノ酸配列リストを含んでおり、次の配列リストに基づき国際調査を行った。

☐ この国際出願と共に提出されたもの

☐ 出願人がこの国際出願とは別に提出したもの

☐ しかし、出願時の国際出願の開示の範囲を越える事項を含まない旨を記載した書面が添付されていない

☐ この国際調査機関が書換えたもの

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第 III 欄に示されているように、法施行規則第47条(PCT 規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、
第 1 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁸ H01L21/60

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁸ H01L21/60

Int. Cl⁸ H01L25/08

Int. Cl⁸ H01L21/56

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1997年

日本国登録実用新案公報 1994-1997年

日本国公開実用新案公報 1971-1997年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 59-222947, A (松下電器産業株式会社) 14. 12月. 1984 (14. 12. 84) (ファミリーなし)	1
X	第4図	13, 14
X	第2頁左下欄第2行乃至第15行	15, 16, 25
X	第2頁左下欄第16行乃至第3頁左上欄第1行	2-12
Y	第4図	17-24
Y	第7図	26-32
Y	第2頁左下欄第16行乃至第3頁左上欄第1行	
Y	J P, 57-122559, A (ガーアオー・ゲゼルシャフト・フュール・アウトマチオン・ウント・オルガニザチオン・エム・ペーハー) 30. 7月. 1982 (30. 07. 82) & US, 4460825, A	2, 3, 12

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

18. 02. 97

国際調査報告の発送日

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

鈴木 毅

4E

9347

電話番号 03-3581-1101 内線 3426

C (続き). 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 60-106153, A(株式会社東芝)11. 6月. 1985(11. 06. 85)(ファミリーなし)	4
Y	J P, 4-355939, A(トーフ株式会社)9. 12月. 1992(09. 12. 92)(ファミリーなし)	5, 6, 8, 26, 32
Y	J P, 6-151517, A(新日本製鐵株式会社)31. 5月. 1994(31. 05. 94)(ファミリーなし)	7
Y	J P, 8-148526, A(日本電気株式会社)7. 6月. 1996(07. 06. 96)(ファミリーなし)	9
Y	J P, 8-222691, A(富士通株式会社)30. 8月. 1996(30. 08. 96)(ファミリーなし)	10, 23
Y	J P, 7-99203, A(富士通株式会社)11. 4月. 1995(11. 04. 95)(ファミリーなし)	11
Y	J P, 54-114973, A(東京芝浦電気株式会社)7. 9月. 1979(07. 09. 79)(ファミリーなし)	12
Y	J P, 3-295264, A(株式会社日立製作所)26. 12月. 1991(26. 12. 91)(ファミリーなし)	17, 21, 27, 28, 31, 32
Y	J P, 8-236694, A(日本電気株式会社)13. 9月. 1996(13. 09. 96)(ファミリーなし)	18-20, 22, 28, 29
Y	J P, 8-88245, A(日本電気株式会社)2. 4月. 1996(02. 04. 96)(ファミリーなし)	20
Y	J P, 5-183020, A(関西日本電気株式会社)23. 7月. 1993(23. 07. 93)(ファミリーなし)	24, 30

PCT

WIPO

PCT

国際予備審査報告

(法第12条、法施行規則第56条)
〔PCT36条及びPCT規則70〕

出願人又は代理人 の書類記号 319602921971	今後の手続きについては、国際予備審査報告の送付通知（様式PCT/ IPEA/416）を参照すること。	
国際出願番号 PCT/J P 96/03407	国際出願日 (日.月.年) 21.11.96	優先日 (日.月.年)
国際特許分類 (IPC) Int. Cl ⁴ H01L21/60		
出願人 (氏名又は名称) 株式会社日立製作所		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条 (PCT36条) の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。 <input type="checkbox"/> この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。 (PCT規則70.16及びPCT実施細則第607号参照) この附属書類は、全部で _____ ページである。
3. この国際予備審査報告は、次の内容を含む。 I <input checked="" type="checkbox"/> 国際予備審査報告の基礎 II <input type="checkbox"/> 優先権 III <input type="checkbox"/> 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成 IV <input type="checkbox"/> 発明の単一性の欠如 V <input checked="" type="checkbox"/> PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明 VI <input type="checkbox"/> ある種の引用文献 VII <input type="checkbox"/> 国際出願の不備 VIII <input type="checkbox"/> 国際出願に対する意見

国際予備審査の請求書を受理した日 21.11.96	国際予備審査報告を作成した日 14.08.97	
名称及びあて先 日本国特許庁 (IPEA/J P) 郵便番号100 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 守安 太郎 印	4 E 9347
電話番号 03-3581-1101 内線3426		

様式PCT/IPEA/409 (表紙) (1994年1月)

1. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に
 応答するために提出された差し替え用紙は、この報告書において「出願時」とする)

☒ 出願時の国際出願書類

- | | | | | |
|--------------------------------|---|-------|--------|----------------------|
| <input type="checkbox"/> 明細書 | 第 | _____ | ページ、 | 出願時のもの |
| 明細書 | 第 | _____ | ページ、 | 国際予備審査の請求書と共に提出されたもの |
| 明細書 | 第 | _____ | ページ、 | _____ 付の書簡と共に提出されたもの |
| 明細書 | 第 | _____ | ページ、 | _____ 付の書簡と共に提出されたもの |
| <input type="checkbox"/> 請求の範囲 | 第 | _____ | 項、 | 出願時に提出されたもの |
| 請求の範囲 | 第 | _____ | 項、 | PCT19条の規定に基づき補正されたもの |
| 請求の範囲 | 第 | _____ | 項、 | 国際予備審査の請求書と共に提出されたもの |
| 請求の範囲 | 第 | _____ | 項、 | _____ 付の書簡と共に提出されたもの |
| 請求の範囲 | 第 | _____ | 項、 | _____ 付の書簡と共に提出されたもの |
| <input type="checkbox"/> 図面 | 第 | _____ | ページ/図、 | 出願時に提出されたもの |
| 図面 | 第 | _____ | ページ/図、 | 国際予備審査の請求書と共に提出されたもの |
| 図面 | 第 | _____ | ページ/図、 | _____ 付の書簡と共に提出されたもの |
| 図面 | 第 | _____ | ページ/図、 | _____ 付の書簡と共に提出されたもの |

2. 補正により、下記の書類が削除された。

- | | | | |
|--------------------------------|---|-------|-------|
| <input type="checkbox"/> 明細書 | 第 | _____ | ページ |
| <input type="checkbox"/> 請求の範囲 | 第 | _____ | 項 |
| <input type="checkbox"/> 図面 | 第 | _____ | ページ/図 |

3. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認めら
 れるので、その補正がされなかったものとして作成した。(PCT規則70.2(c))

4. 追加の意見(必要ならば)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性(N)

請求の範囲	2-12, 17-24, 26-32	有
請求の範囲	1, 13-16, 25	無

進歩性(IS)

請求の範囲		有
請求の範囲	1-32	無

産業上の利用可能性(IA)

請求の範囲	1-32	有
請求の範囲		無

2. 文献及び説明

請求の範囲1, 13-16, 25は、国際調査報告で引用された文献1(JP, 59-222947, A(松下電器産業株式会社)14. 12月. 1984(14. 12. 84), 第2頁左下欄第2行-第3頁左上欄第1行, 第4図)に記載されているので、新規性を有しない。

請求の範囲2, 3は、文献1と国際調査報告で引用された文献2(JP, 57-122559, A(ガーアオー・ゲゼルシャフト・フュール・アウトマチオン・ウント・オルガニザチオン・エム・ペーハー)30. 7月. 1982(30. 07. 82), 第3頁右下欄第6行-第19行, 第2図)とにより進歩性を有しない。文献1によって教示された半導体装置において、半導体チップを応力中立面に配置すること、及び、リードを厚さ方向に曲げることは、文献2によって示唆される事項である。

請求の範囲4は、文献1と国際調査報告で引用された文献3(JP, 60-106153, A(株式会社東芝)11. 6月. 1985(11. 06. 85), 第2頁左下欄第6行-第18行)とにより進歩性を有しない。文献1によって教示された半導体装置において、封止樹脂の上下面の高さ位置を、テープキャリアの上下面の高さ位置と一致させることは、文献3によって示唆される事項である。

請求の範囲5, 6, 8, 26は、文献1と国際調査報告で引用された文献4(JP, 4-355939, A(トワ株式会社)9. 12月. 1992(09. 12. 92), 第5欄第44行-第6欄30行)とにより進歩性を有しない。文献1によって教示された半導体装置及び半導体装置の製造方法において、樹脂注入用の連通孔及びエア排出用の連通孔をテープキャリアの一部に設けることは、文献4によって示唆される事項である。

請求の範囲7は、文献1と国際調査報告で引用された文献5(JP, 6-151517, A(新日本製鐵株式会社)31. 5月. 1994(31. 05. 94), 第3欄第24行-第31行)とにより進歩性を有しない。キャリアテープの表面であって封止樹脂が接触する部分に金属をメッキすることは、文献5に示唆される事項である。

請求の範囲9は、文献1と国際調査報告で引用された文献6(JP, 8-148526, A(日本電気株式会社)7. 6月. 1996(07. 06. 96), 第4欄第41行-第5欄第14行)とにより進歩性を有しない。文献1によって教示された半導体装置において、実装基板の配線と電気的に接続されるパンプ電極をリードに設けることは、文献6によって示唆される事項である。

請求の範囲10, 23は、文献1と国際調査報告で引用された文献7(JP, 8-222691, A(富士通株式会社)30. 8月. 1996(30. 08. 96), 従来の技術の項, 第2図, 第26図)とにより進歩性を有しない。文献1によって教示された半導体装置において、テープキャリアの外周からリードを突出させること、及び、複数個積み重ねられたテープキャリアの各々のリードを折り曲げて電気的に接続することは、文献7により示唆される事項である。

請求の範囲11は、文献1と国際調査報告で引用された文献8(JP, 7-99203, A(富士通株式会社)11. 4月. 1995(11. 04. 95), 第2欄第28行-第34行)とにより進歩性を有しない。文献1によって教示された半導体装置において、半導体チップの裏側をスピネッチング法によって研磨することは、文献8によって示唆される事項である。

請求の範囲12は、文献1と文献2と文献9(JP, 54-114973, A(東京芝浦電気株)7. 9月. 1979(07. 09. 79), 第1頁右下欄第10行-第12行, 第3図)により進歩性を有しない。テープキャリアの厚さが300μm以下、かつ、半導体チップの厚さが150μm以下の半導体装置は、例えば文献9に記載されたように半導体装置として一般的なものである。

請求の範囲17は、文献1と国際調査報告で引用された文献10(JP, 3-295264, A(株式会社日立製作所)26. 12月. 1991(26. 12. 91), 第3頁左上欄第18行-右上欄第3行)とにより進歩性を有しない。文献1によって教示された半導体装置において、積層パッケージを一括成形された封止樹脂によって封止することは、文献10によって示唆される事項である。

補充欄（いずれかの欄の大きさが足りない場合に使用すること）

第 V 欄の続き

請求の範囲 21, 27, 31 は、文献 1 と文献 10 により進歩性を有しない。文献 1 によって教示される半導体装置及び半導体装置の製造方法において、リードの一部が露出するような接続孔（スルーホール）によって、複数のテープキャリアを電気的に接続することは、文献 10 によって示唆される事項である。

請求の範囲 18, 19, 22 は、文献 1 と国際調査報告で引用された文献 11（J P, 8-236694, A（日本電気株式会社）13. 9 月. 1996（13. 09. 96）, 第 1 図, 第 2 図）とによって進歩性を有しない。文献 1 によって教示される半導体装置において、接続孔内に導体材料を埋め込むこと、該導体材料の一端に接続端子としてバンプ電極を設けることは、文献 11 によって示唆される事項である。

請求の範囲 20 は、文献 1 と文献 11 と文献 12（J P, 8-88245, A（日本電気株式会社）2. 4 月. 1996（02. 04. 96）, 第 1 図）によって進歩性を有しない。接続孔内にリードの一部が突出した半導体装置は、例えば文献 12 に記載されたように、半導体装置として一般的なものである。

請求の範囲 24, 30 は、文献 1 と国際調査報告で引用された文献 13（J P, 5-183020, A（関西日本電気株式会社）23. 7 月. 1993（23. 07. 93）, 第 2 欄第 38 行-第 46 行）とによって進歩性を有しない。文献 1 によって教示された半導体装置及び半導体装置の製造方法において、所定のリードを電気的に接合しないようにすることは、文献 13 に記載されたシングルポイントボンディング法を用いれば、当業者が容易になしえる事項である。

請求の範囲 28, 29 は、文献 1 と文献 10 と文献 11 とにより進歩性を有しない。積層パッケージに対し熱処理を施すことは、例えば文献 11 に記載されたように周知技術である。

請求の範囲 32 は、文献 1 と文献 4 と文献 10 とにより進歩性を有しない。テープキャリアの一部に形成された連通孔を通じて封止樹脂を注入することは、例えば文献 4 に記載されたように周知技術である。

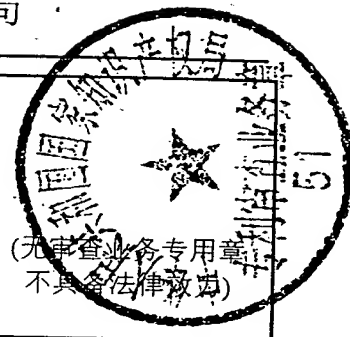
中华人民共和国国家知识产权局

邮政编码: 100037

北京市阜成门外大街2号8层
中国国际贸易促进委员会专利商标事务所
王以平

朱芳印

审查员



(无审查业务专用章
不具备法律效力)

申请号: 96180509.9	部门及通知书类型: 3--D	发文日期:
申请人: 株式会社日立制作所		专利局 2002.6.28 发文
发明名称: 半导体器件及其制造方法		

第一次审查意见通知书

(进入国家阶段的 PCT 申请)

1. ☒ 申请人提出了实审请求, 根据专利法第 35 条第 1 款的规定, 审查员对上述发明专利申请进行实质审查。
☐ 根据专利法第 35 条第 2 款的规定, 国家知识产权局决定自行对上述发明专利申请进行审查。

2. ☐ 申请人要求以在:

____ 专利局的申请日 ____ 为优先权日,
 ____ 专利局的申请日 ____ 为优先权日,
 ____ 专利局的申请日 ____ 为优先权日,

3. ☐ 申请人提交的下列修改文件不符合专利法第 33 条的规定, 因而不能接受:

- ☐ 国际初步审查报告附件的中文译文。
☐ 依据专利合作条约第 19 条规定所提交的修改文件的中文译文。
☐ 依据专利合作条约第 28 条或 41 条规定所提交的修改文件。
☐ 依据专利法实施细则第 51 条规定所提交的修改文件。

修改不能被接受的具体理由见通知书正文部分。

4. ☒ 审查是针对原始提交的国际申请的中文译文进行的。

- ☐ 审查是针对下述申请文件进行的:

说明书 第 ____ 页, 按照原始提交的国际申请文件的中文译文;
 第 ____ 页, 按照国际初步审查报告附件的中文译文;
 第 ____ 页, 按照依据专利合作条约第 28 条或 41 条规定所提交的修改文件;
 第 ____ 页, 按照依据专利法实施细则第 51 条规定所提交的修改文件。
 权利要求 第 ____ 项, 按照原始提交的国际申请文件的中文译文;
 第 ____ 项, 按照依据专利合作条约第 19 条规定所提交的修改文件的中文译文。
 第 ____ 项, 按照国际初步审查报告附件的中文译文;
 第 ____ 项, 按照依据专利合作条约第 28 条或 41 条所提交的修改文件;
 第 ____ 项, 按照依据专利法实施细则第 51 条规定所提交的修改文件。
 附图 第 ____ 页, 按照原始提出的国际申请文件的中文译文;
 第 ____ 页, 按照国际初步审查报告附件的中文译文;
 第 ____ 页, 按照依据专利合作条约第 28 条或 41 条所提交的修改文件;
 第 ____ 页, 按照依据专利法实施细则第 51 条规定所提交的修改文件。

5. ☒ 本通知书引用下述对比文献 (其编号在今后的审查过程中继续沿用) :

编号	文件号或名称	公开日期 (或抵触申请的申请日)
1	US4829666A	1989 年 5 月 16 日
2	JP 特开平 4-355939A	1992 年 12 月 9 日
3	JP 特开平 6-151517A	1994 年 5 月 31 日
4	JP 特开平 8-148526A	1996 年 6 月 7 日
5	JP 特开平 8-222691A	1996 年 8 月 30 日
6	JP 昭 54-114973A	1979 年 9 月 7 日
7	JP 昭 59-222947A	1984 年 12 月 14 日
8	JP 平 3-295264A	1991 年 12 月 26 日
9	JP 特开平 8-236694A	1996 年 9 月 13 日
10	JP 特开平 8-88245A	1996 年 4 月 2 日
11	JP 特开平 5-183020A	1993 年 7 月 23 日

6. 审查的结论性意见:

☐ 关于说明书:

- ☐ 申请的内容属于专利法第 5 条规定的不授予专利权的范围。
☐ 说明书不符合专利法第 26 条第 3 款的规定。
☐ 说明书不符合专利法第 18 条的规定。
☐

☒ 关于权利要求书:

- ☐ 权利要求____属于专利法第 25 条规定的不授予专利权的范围。
☒ 权利要求 1、3-4、25 不具备专利法第 22 条第 2 款规定的新颖性。
☒ 权利要求 2、5-10、12-24、26-32 不具备专利法第 22 条第 3 款规定的创造性。
☐ 权利要求____不具备专利法第 22 条第 4 款规定的实用性。
☐ 权利要求____不符合专利法第 26 条第 4 款的规定。
☐ 权利要求____不符合专利法第 31 条第 1 款的规定。
☒ 权利要求 11 不符合专利法实施细则第 20 条至第 23 条的规定。
☐ 权利要求____不符合专利法第 9 条的规定。
☐ 权利要求____不符合专利法实施细则第 13 条第 1 款的规定。
☐

上述结论性意见的具体分析见本通知书的正文部分。

7. 基于上述结论性意见, 审查员认为:

- ☐ 申请人应按照通知书正文部分提出的要求, 对申请文件进行修改。
☐ 申请人应在意见陈述书中论述其专利申请可以被授予专利权的理由, 并对通知书正文部分中指出的不符合规定之处进行修改, 否则将不能授予专利权。
☒ 专利申请中没有可以被授予专利权的实质性内容, 如果申请人没有陈述理由或者陈述理由不充分, 其申请将被驳回。
☐

8. 申请人应注意下述事项:

- (1) 根据专利法第 37 条的规定, 申请人应在收到本通知书之日起的 肆 个月内陈述意见, 如果申请人无正当理由逾期不答复, 其申请将被视为撤回。

- (2) 申请人对其申请的修改应符合专利法第 33 条的规定, 修改文本应一式两份, 其格式应符合审查指南的有关规定。
- (3) 申请人的意见陈述书和/或修改文本应邮寄或递交给中国专利局受理处, 凡未邮寄或递交给受理处的文件不具备法律效力。
- (4) 未经预约, 申请人和/或代理人不得前来中国专利局与审查员举行会晤。

9. 本通知书正文部分共有 10 页, 并附有下列附件:

☒ 引用的对比文件的复印件共 11 份 71 页。

☐

第一次审查意见通知书正文

1. 独立权利要求 1 不具备新颖性, 不符合专利法第 22 条第 2 款的有关规定。

独立权利要求 1 请求保护一种半导体器件, 对比文件 1 (US4829666A) 中 (说明书第 1 栏第 11 行至第 3 栏第 27 行及附图 1-3) 公开了一种半导体器件, 并具体公开以下技术特征: 半导体芯片 4 设置在作为载体的膜 1 (相当于载带) 的窗口 3 (相当于器件孔) 中; 作为载体的膜 1 上的互连导线 5 的一端连接到半导体芯片的合适的端点 (相当于外接线端子); 膜 1 比半导体芯片 4 厚, 用绝缘材料 7 填充窗口 3 (相当于密封树脂材料) 将半导体芯片隔离开, 使半导体的主表面和背表面都被其涂敷。由此可知, 该权利要求的全部内容已被对比文件 1 全部公开, 两者属于同一技术领域, 又采用相同的技术方案, 达到相同的技术效果, 因此权利要求 1 所请求保护的技术方案相对于对比文件 1 来说不具备新颖性。

2. 从属权利要求 2 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

从属权利要求 2 限定部分的附加技术特征是“所述半导体芯片设置在应力中和面上, 该应力中和面位于沿所述载带厚度方向的某位置并与所属半导体芯片的主表面平行”。在半导体制造领域中制造这种半导体器件时为了防止半导体芯片的变形通常将半导体芯片放在一最佳位置上以使其受力最小或不受力, 上述最佳位置一般情况下位于所述载带厚度方向的某位置并与所述半导体芯片的主表面平行, 这是本领域常用的技术手段, 即为本领域公知常识。由此可知, 对于本领域普通技术人员, 在对比文件 1 的基础上结合上述公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 2 请求保护的技术方案相对于对比文件 1 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

3. 从属权利要求 3 和 4 不具备新颖性, 将不符合专利法第 22 条第 2 款的有关规定。

从属权利要求 3 和 4 限定部分的附加技术特征分别是“所述导体 (注: 翻译错误, 按该申请的国际申请文本中实际记载的应为导线) 在其厚度方向上被弯曲以与所述外接线端子电连接”和“所述密封树脂材料的上、下表面与所述

载带的上、下表面在高度上基本相同”，上述技术特征已在对比文件 1 的附图 3 中公开。由此可知，该权利要求 3 和 4 的全部内容已被对比文件 1 全部公开，两者属于同一技术领域，又采用相同的技术方案，达到相同的技术效果，因此权利要求 3 和 4 所请求保护的技术方案相对于对比文件 1 来说不具备新颖性。

4. 从属权利要求 5、6 和 8 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

对比文件 2 (JP 特开平 4-355939A) 中 (说明书第 5 栏第 44 行至第 6 栏第 30 行及附图 1-4) 公开了一种载带并在其连接条 24₁ 上有入口孔 24₃ (相当于通道) 和排气孔 24₄，入口孔 24₃ 用来注入密封树脂，排气口用来在注入密封树脂时将空腔 30 (相当于器件孔) 中的空气排出。而金属模具具有开口和出气口在半导体工艺中是非常普遍的，是本领域的公知常识，且本领域普通技术人员在此工艺中，必然会由入口孔和排气孔将空腔 30 与模具的开口和出气口相连接以实现其各自功能。由此可知，对于本领域普通技术人员，在对比文件 1 的基础上结合对比文件 2 中的上述技术特征，再结合本领域上述公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 5、6 和 8 请求保护的技术方案相对于对比文件 1 和 2 来说不具备突出的实质性特点和显著的进步，即不具备创造性。

5. 从属权利要求 7 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

在通道上形成电镀金属层使其与密封树脂相接触是本领域中最常用的技术手段，即为本领域的公知常识，用于减小滞留在这些位置的树脂的粘力从而使粘在通道上的残余树脂在后续工艺中易于去除，对比文件 3 (JP 特开平 6-151517A) 中 (参见说明书第 3 栏第 24 行至第 31 行) 就公开了这一公知常识。由此可知，对于本领域普通技术人员，在对比文件 1 的基础上结合对比文件 2，再结合本领域上述公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 7 请求保护的技术方案相对于对比文件 1 和 2 来说不具备突出的实质性特点和显著的进步，即不具备创造性。

6. 从属权利要求 9 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

对比文件 4 (JP 特开平 8-148526A) 中 (参见说明书第 4 栏第 41 行至第 5 栏第 14 行及附图 1-3) 公开了在导线 3b 端有凸点电极 5，其作用与本发明相同，

用于与外接电路（用来在其上安装半导体器件的安装板的导线）电连接。由此可知，对于本领域普通技术人员，在对比文件 1 的基础上，结合对比文件 4 中的上述技术特征而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 9 请求保护的技术方案相对于对比文件 1 和 4 来说不具备突出的实质性特点和显著的进步，即不具备创造性。

7. 从属权利要求 10 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

将导线一端从载带外周边伸出由此形成外引线部分，用来与外接电路（用来在其上安装半导体器件的安装板的多个导线）电连接是本领域常用的公知手段，即为本领域公知常识。对比文件 5（JP 特开平 8-222691A）中（参见说明书第 2 栏第 50 行至第 3 栏第 7 行及附图 2 和 26）就公开了上述公知常识。由此可知，对于本领域普通技术人员，在对比文件 1 的基础上，结合上述公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 10 请求保护的技术方案相对于对比文件 1 来说不具备突出的实质性特点和显著的进步，即不具备创造性。

8. 从属权利要求 11 请求保护的范围不清楚，不符合专利法实施细则第 20 条第 1 款的有关规定。

权利要求 11 请求保护一种半导体器件，其主题类型为产品，在其限定部分的附加技术特征中仅采用“旋转腐蚀技术抛光”这一方法特征进一步限定半导体芯片的背表面，而非其结构特征，并且仅从其记载的方法特征中无法获知这一方法特征给产品带来什么样的结构，从而无法从产品结构上确定该权利要求的保护范围，导致该权利要求请求保护的的范围不清楚。

此外，从创造性的角度考虑，“旋转腐蚀技术抛光”是本领域常见的一种抛光技术，即为本领域的公知常识，因此这一方法技术特征也难以给产品的结构带来具有实质性特点的变化，因而也将无助于从属权利要求 11 创造性的确立。

9. 从属权利要求 12 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

所述载带的厚度小于或等于 $300\mu\text{m}$ ，所述半导体芯片的厚度为 $150\mu\text{m}$ 或更小是本领域技术人员在制造半导体器件中常见的尺寸，即为本领域公知常识；将所述半导体芯片的应力中和面与整个所述半导体器件的应力中和面的相对偏差范围控制在 $\pm 60\mu\text{m}$ 亦是本领域普通技术人员在上述半导体芯片尺寸下很容易

做到的, 如在对比文件 6 (JP 昭 54-114973A) 中 (参见说明书第 1 页右下栏第 10 行至第 2 页右上栏第 19 行) 就公开了一种载带厚度为 125 μm 且半导体芯片插入其中的半导体装置。由此可知, 对于本领域普通技术人员, 在对比文件 1 的基础上, 结合上述公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 10 请求保护的技术方案相对于对比文件 1 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

10. 从属权利要求 13 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

对比文件 4 中 (参见说明书第 4 栏第 41 行至第 5 栏第 14 行及附图 1-3) 公开了在半导体芯片上有电极端子 1a (相当于设置在半导体芯片的外界端子上的凸点电极), 该电极端子与导线的 3a 端电连接, 用金作电极是本领域技术人员经常采用的技术手段。由此可知, 对于本领域普通技术人员, 在对比文件 1 的基础上结合对比文件 4, 再结合上述公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 13 请求保护的技术方案相对于对比文件 1 和 4 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

11. 从属权利要求 14 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

直接对导体进行电镀处理从而使其用于电极连接为本领域中的常见手段, 即为本领域公知常识。由此可知, 对于本领域普通技术人员, 在对比文件 1 的基础上, 结合上述公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 14 请求保护的技术方案相对于对比文件 1 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

12. 独立权利要求 15 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

独立权利要求 15 请求保护一种半导体器件。对比文件 1 (US4829666A) 中 (说明书第 1 栏第 11 行至第 3 栏第 27 行及附图 1-3) 公开了一种半导体器件, 并具体公开了以下技术特征: 半导体芯片 4 设置在作为载体的膜 1 (相当于该申请中的载带) 的窗口 3 (相当于该申请中的器件孔) 中; 膜 1 比半导体芯片 4 厚; 作为载体的膜 1 上的互连导线 5 的一端连接到半导体芯片的合适的端点 (相当于外接线端子); 用绝缘材料 7 (相当于密封树脂材料) 将半导体芯片隔离开, 使半导体的主表面和背表面都被其涂敷。独立权利要求 5 请求保护的技术方案与对比文件 1 公开的技术方案相比, 其区别仅在于: 具有多个层叠的带有半导

体芯片的载带的多层封装结构, 每个所述层叠载带具有共同的信号传输线和电源线, 分别与其它载带的对应线电连接, 并向外伸出作为连接端子以与安装板的导线相连接。将多个半导体器件层叠而得到具有多个层叠的带有半导体芯片的载带的多层封装结构是本领域常见的技术手段, 对比文件 7 (JP 特开昭 59-222947A) 中 (参见说明书第 2 页左下栏第 2 行至说明书第 3 页左上栏第 10 行及附图 7) 就公开了一种多层半导体器件, 而每个所述层叠载带具有共同的信号传输线和电源线, 分别与其它载带的对应线电连接, 并向外伸出作为连接端子以与安装板的导线相连接, 是本领域常用的公知手段。对于本领域普通技术人员, 在对比文件 1 的基础上, 结合上述公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 15 请求保护的技术方案相对于对比文件 1 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

13. 从属权利要求 16 不具备创造性, 将不符合专利法第 22 条第 3 款的有关规定。

对比文件 7 中 (参见说明书第 2 页左下栏第 2 行至说明书第 3 页左上栏第 10 行及附图 7) 已公开了由半导体装置 71、72 和 73 三个单元封装构成的多层封装结构, 每个所述单元封装包括具有器件孔的载带, 其中有半导体芯片置于该器件孔中并用密封树脂密封, 且所述导线的一端与所述半导体芯片的外接线端子电连接。由此可知, 对比文件 7 公开了从属权利要求 16 的附加技术特征, 对于本领域普通技术人员, 在对比文件 1 的基础上结合对比文件 7, 再结合本领域公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 16 请求保护的技术方案相对于对比文件 1 和 7 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

14. 从属权利要求 17 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

对比文件 8 (JP 平 3-295264A) 中 (参见说明书第 2 页右下栏第 5 行至第 3 页右上栏第 8 行及附图 1-3) 公开了一种多层半导体器件, 其多层结构中的各个半导体器件 8 被同时向框体 1 注入树脂密封, 由此可知, 对比文件 8 公开了从属权利要求 17 的附加技术特征, 对于本领域普通技术人员, 在对比文件 1 的基础上结合对比文件 8 的上述技术特征, 再结合本领域公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 17 请求保护的技术方案

相对于对比文件 1 和 8 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

15. 从属权利要求 18 和 19 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

对比文件 9 (JP 特开平 8-236694A) 中 (参见说明书第 6 栏第 24 行至第 8 栏第 1 行及附图 1 和 2) 公开了一种多层半导体封装, 在每一载带 2 上形成开孔 5, 以使导线 3 部分暴露, 在开孔 5 中注入导电材料以使每个载带的共同信号传输线和电源线与其它载带的对应线分别电连接, 在注入开孔 5 的导电材料末端设置作为连接端子的电极 7。由此可知, 对比文件 9 公开了从属权利要求 18 和 19 的附加技术特征, 对于本领域普通技术人员, 在对比文件 1 的基础上结合对比文件 9 的上述技术特征, 再结合本领域公知常识而分别得到权利要求 18 和 19 所请求保护的技术方案是显而易见的。因此权利要求 18 和 19 请求保护的技术方案相对于对比文件 1 和 9 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

16. 从属权利要求 20 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

对比文件 10 (JP 特开平 8-88245A) 中 (参见说明书附图 1) 公开了将导线 3 一部分伸入开孔 2a 中, 其作用与本发明相同, 用于实现每个载带的共同信号传输线和电源线与其它载带的对应线分别电连接。由此可知, 权利要求 20 请求保护的技术方案的所有技术特征已被对比文件 1、9 和 10 及本领域公知常识所公开, 该权利要求所要求保护的技术方案只是上述四部分技术特征的简单叠加, 叠加后的各部分仍然完成其各自的功能, 其总的技术效果只是各部分效果之总合, 这种简单的叠加对所属技术领域的技术人员来说是显而易见的, 没有产生预料不到的效果, 因此权利要求 20 请求保护的技术方案相对于对比文件 1、9 和 10 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

17. 从属权利要求 21 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

对比文件 8 中 (参见说明书第 2 页右下栏第 5 行至第 3 页右上栏第 8 行及附图 1-3) 公开了一种多层半导体器件, 每个载带上形成一开孔 3 (相当于该申请中的连接孔), 以使导线一部分暴露, 对连接孔进行电镀, 从而使所述载带的共同信号传输线和电源线与其它载带的对应线分别电连接。由此可知, 对比文

件 8 公开了从属权利要求 21 的附加技术特征，对于本领域普通技术人员，在对比文件 1 的基础上结合对比文件 8 的上述技术特征，再结合本领域公知常识而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 21 请求保护的技术方案相对于对比文件 1 和 8 来说不具备突出的实质性特点和显著的进步，即不具备创造性。

18. 从属权利要求 22 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

对比文件 9 中（参见说明书第 6 栏第 24 行至第 8 栏第 1 行及附图 1 和 2）公开了一种多层半导体封装，在每一载带 2 上形成开孔 5，以使导线 3 部分暴露，在开孔 5 中嵌入导体杆 13 以使每个载带的共同信号传输线和电源线与其它载带的对应线分别电连接，且导体杆一端从所述多层半导体封装的安装面伸出作为连接端子。由此可知，对比文件 9 公开了从属权利要求 22 的附加技术特征，对于本领域普通技术人员，在对比文件 1 的基础上结合对比文件 9 的上述技术特征，再结合本领域公知常识而得到权利要求 22 所请求保护的技术方案是显而易见的。因此权利要求 22 请求保护的技术方案相对于对比文件 1 和 9 来说不具备突出的实质性特点和显著的进步，即不具备创造性。

19. 从属权利要求 23 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

对比文件 5 中（参见说明书第 2 栏第 50 行至第 3 栏第 7 行及附图 2 和 26）公开了一多层半导体器件，其每一载带上的导线另一端从载带周边伸出，以形成用来与其它导线相叠层的、被弯曲的引线伸出部分，由此使每个载带的共同信号传输线和电源线与其它载带的对应线分别电连接。由此可知，对比文件 5 公开了从属权利要求 23 的附加技术特征，本领域普通技术人员在对比文件 1 的基础上结合对比文件 5 的上述技术特征，而得到权利要求 22 所请求保护的技术方案是显而易见的。因此权利要求 23 请求保护的技术方案相对于对比文件 1 和 5 来说不具备突出的实质性特点和显著的进步，即不具备创造性。

20. 从属权利要求 24 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

防止凸点电极与半导体芯片的某内接线端子相接触以使半导体芯片和导线之间的连接线路可变，是本领域普通技术人员很容易做到的，如采用本领域常用的单点键合法键合凸点电极和导线就可以达到上述功效。由此可知，对于本领域普通技术人员，在对比文件 1 的基础上，结合本领域公知常识而得到权利

要求 24 所请求保护的技术方案是显而易见的。因此权利要求 24 请求保护的技术方案相对于对比文件 1 来说不具备突出的实质性特点和显著的进步，即不具备创造性。

21. 独立权利要求 25 不具备新颖性，不符合专利法第 22 条第 2 款的有关规定。

独立权利要求 25 请求保护一种制造半导体器件的方法。对比文件 1 中公开了一种制造半导体器件的方法，并具体公开了以下特征：半导体芯片 4 设置在作为载体的膜 1（相当于该申请中的载带）的窗口 3（相当于该申请中的器件孔）中；作为载体的膜 1 上的互连导线 5 的一端连接到半导体芯片的合适的端点（相当于外接线端子）；制备一膜 1 作为半导体芯片的载带，其上有互连导线 5；制备厚度小于膜 1 的半导体芯片 4；将半导体芯片 4 放入膜 1 的窗口 3 中；将半导体芯片的适当的端点与互连导线 5 的一端相连接；用绝缘材料 7（相当于密封树脂材料）将半导体芯片隔离开，使半导体的主表面和背表面都被其涂敷。由此可知，该权利要求的全部内容已被对比文件 1 全部公开，两者属于同一技术领域，又采用相同的技术方案，达到相同的技术效果，因此权利要求 25 所请求保护的技术方案相对于对比文件 1 来说不具备新颖性。

22. 从属权利要求 26 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

对比文件 2 中（说明书第 3 栏第 51 行至第 6 栏第 21 行及附图 1B）公开了一种载带并在其连接部分 14 上有一开口 15（相当于通道），由此使器件孔 3 和模具 10 上的入口 7 连接从而用来注入密封树脂，其作用与本发明完全相同。由此可知，对于本领域普通技术人员，在对比文件 1 的基础上，结合对比文件 2 中的上述技术特征而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 26 请求保护的技术方案相对于对比文件 1 和 2 来说不具备突出的实质性特点和显著的进步，即不具备创造性。

23. 从属权利要求 27、28 和 29 不具备创造性，不符合专利法第 22 条第 3 款的有关规定。

对比文件 9 中（参见说明书第 6 栏第 24 行至第 8 栏第 1 行及附图 1 和 2）公开了一种多层结构的半导体制造方法，在载带 2 上形成开孔 5（相当于连接孔）使导线 3 从内壁表面暴露出来，将导电材料添入连接孔中，用粘接剂把单元封装彼此层叠形成多层封装，对多层结构热处理使导电材料实现融化结合。

由此可知, 对比文件 9 公开了权利要求 27、28 和 29 的限定部分的附加技术特征, 本领域普通技术人员在对比文件 1 的基础上结合对比文件 9 的上述技术特征, 而分别得到权利要求 27、28 和 29 所请求保护的技术方案是显而易见的。因此权利要求 27、28 和 29 请求保护的技术方案相对于对比文件 1 和 9 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

24. 从属权利要求 30 不具备创造性, 将不符合专利法第 22 条第 3 款的有关规定。

对比文件 11 (JP 特开平 5-183020A) 中 (参见说明书第 2 栏第 38 行至第 46 行) 公开了一种采用热压单点键合法使电极 5 (相当于外接线端子) 与导线 6 相接触以防止所述多个外接端子的某一个与特定导线相接触。由此可知, 对比文件 11 公开了从属权利要求 30 的附加技术特征, 对于本领域普通技术人员, 在对比文件 1 的基础上结合对比文件 11 的上述技术特征, 而得到权利要求 30 所请求保护的技术方案是显而易见的。因此权利要求 30 请求保护的技术方案相对于对比文件 1 和 11 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

25. 独立权利要求 31 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

独立权利要求 31 请求保护一种制造半导体器件的方法。对比文件 1 公开了一种制造半导体器件的方法, 并具体公开了以下特征: 制备一膜 1 作为半导体芯片的载带, 其上有互连导线 5; 制备厚度小于膜 1 的半导体芯片 4; 将半导体芯片 4 放入膜 1 的窗口 3 中; 将半导体芯片的适当的端点与互连导线 5 的一端相连接。独立权利要求 31 请求保护的技术方案与对比文件 1 公开的技术方案相比, 其区别仅在于: 把所述外接线端子与导线电连接的多个载带层叠之后, 用密封树脂同时把位于各个载带的器件孔中的半导体芯片密封起来。对比文件 8 中 (参见说明书第 2 页右下栏第 5 行至第 3 页右上栏第 8 行) 公开了一种多层半导体器件, 其多层结构中的各个半导体器件 8 被同时向框体 1 注入树脂密封, 由此可知, 对于本领域普通技术人员, 在对比文件 1 的基础上结合对比文件 8 的上述技术特征, 而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 17 请求保护的技术方案相对于对比文件 1 和 8 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

26. 从属权利要求 32 不具备创造性, 不符合专利法第 22 条第 3 款的有关规定。

对比文件 2 中(说明书第 3 栏第 51 行至第 6 栏第 21 行及附图 1B)公开了一种载带并在其连接部分 14 上有一开口 15(相当于通道), 由此使器件孔 3 和模具 10 上的入口 7 连接从而用来注入密封树脂, 其作用与本发明完全相同。由此可知, 对于本领域普通技术人员, 在对比文件 1 的基础上结合对比文件 8, 再结合对比文件 2 中的上述技术特征而得到该权利要求所请求保护的技术方案是显而易见的。因此权利要求 32 请求保护的技术方案相对于对比文件 1、2 和 8 来说不具备突出的实质性特点和显著的进步, 即不具备创造性。

基于上述理由, 本申请不能被授予专利权, 而且本申请的说明书中也没有记载其它任何可获得专利权的实质性内容, 因而即使对申请文件进行修改, 本申请也不具备被授予专利权的前景。如果申请人不能在本通知书规定的答复期限内提出具有说服力的理由, 本申请将被驳回。

THE PATENT OFFICE OF THE PEOPLE'S REPUBLIC OF CHINA

Address: 6 Xi Tu Cheng Lu, Haidian, Beijing

Post Code: 100088

Applicant:	HITACHI, LTD	Date of Notification: Date: 28 Month: 06 Year: 2002
Attorney:		
Application No.:	96180509.9	
Title of the Invention:	SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF	

Notification of the First Office Action (PCT Application in the National Phase)

1. ☒ The applicant requested examination as to substance on _____ and examination has been carried out on the above-identified patent application for invention under Article 35(1) of the Patent Law of the People's Republic of China (hereinafter referred to as "the Patent Law").
☐ The Chinese Patent Office has decided to examine the application on its own initiative under Article 35(2) of the Patent Law.
2. ☒ The applicant claimed priority/priorities based on the application(s):
filed in _____ on _____, filed in _____ on _____,
filed in _____ on _____, filed in _____ on _____.
3. ☐ The following amendments submitted by the applicant are not acceptable under Art. 33 of the Patent Law:
☐ The Chinese translation of the amendments annexed to the IPEA Report.
☐ The Chinese translation of the amendments made under Art. 19 of PCT.
☐ The amendments made under Art. 28 or Art. 41 of PCT.
☐ The amendments made under Rule 51 of the Implementing Regulations of the Patent Law.
Specific reasons why the amendments are not acceptable are set forth in the text portion of this Notification.
4. ☒ Examination was directed to the Chinese translation of the International Application as originally filed.
☐ Examination was directed to the application documents as specified below:
☐ Description ☐ Pages _____ of the Chinese translation of the International Application as originally filed.
☐ Pages _____ of the Chinese translation of the amendments annexed to the IPEA Report.
☐ Pages _____ of the amendments made under Art. 28 or Art. 41 of PCT.
☐ Pages _____ of the amendments made under Rule 51 of the Implementing Regulations of the Patent Law.
☐ Claims ☐ The Chinese translation of claims _____ of the International Application as originally filed.
☐ The Chinese translation of claims _____ of the amendments made under Art. 19 of PCT.
☐ The Chinese translation of claims _____ of the amendments annexed to the IPEA Report.
☐ The Chinese translation of claims _____ of the amendments made under Art. 28 or Art. 41 of PCT.
☐ The amendments of the claims made under Rule 51 of the Implementing Regulations of the Patent Law.
☐ Drawings ☐ Pages _____ of the Chinese translation of the International Application as originally filed.
☐ Pages _____ of the Chinese translation of the amendments annexed to the IPEA Report.
☐ Pages _____ of the amendments made under Art. 28 or Art. 41 of PCT.
☐ Pages _____ of the amendments made under Rule 51 of the Implementing Regulations of the Patent Law.
5. ☐ Below is/are the reference(s) cited in this Office Action (the reference number(s) will be used throughout the examination procedure):

No.	Number(s) or Title(s) of Reference(s)	Date of Publication (or the filing date of conflicting application)
1	US4829666A	1989 年 5 月 16 日
2	JP 特开平 4-355939A	1992 年 12 月 9 日
3	JP 特开平 6-151517A	1994 年 5 月 31 日
4	JP 特开平 8-148526A	1996 年 6 月 7 日
5	JP 特开平 8-222691A	1996 年 8 月 30 日
6	JP 昭 54-114973A	1979 年 9 月 7 日
7	JP 昭 59-222947A	1984 年 12 月 14 日
8	JP 平 3-295264A	1991 年 12 月 26 日
9	JP 特开平 8-236694A	1996 年 9 月 13 日
10	JP 特开平 8-88245A	1996 年 4 月 2 日
11	JP 特开平 5-183020A	1993 年 7 月 23 日

6. Conclusions of the Action:

☐ On the Specification:

- ☐ The subject matter contained in the application is not patentable under Article 5 of the Patent Law.
- ☐ The description does not comply with Article 26 paragraph 3 of the Patent Law.
- ☐ The draft of the description does not comply with Rule 18 of the Implementing Regulations.

☒ On the Claims:

- ☐ Claim(s) _____ is/are not patentable under Article 25 of the Patent Law.
- ☐ Claim(s) _____ does/do not comply with the definition of inventions prescribed by Rule 2 paragraph 1 of the Implementing Regulations.
- ☒ Claim(s) 1, 3-4, 25 does/do not possess the novelty as required by Article 22 paragraph 2 of the Patent Law.
- ☒ Claim(s) 2, 5-10, 12-24, 26-32 does/do not possess the inventiveness as required by Article 22 paragraph 3 of the Patent Law.
- ☐ Claim(s) _____ does/do not possess the practical applicability as required by Article 22 paragraph 4 of the Patent Law.
- ☐ Claim(s) _____ does/do not comply with Article 26 paragraph 4 of the Patent Law.
- ☐ Claim(s) _____ does/do not comply with Article 31 paragraph 1 of the Patent Law.
- ☒ Claim(s) 11 does/do not comply with the provisions of Rules 20-23 of the Implementing Regulations.
- ☐ Claim(s) _____ does/do not comply with Article 9 of the Patent Law.
- ☐ Claim(s) _____ does/do not comply with the provisions of Rule 12 paragraph 1 of the Implementing Regulations.

The explanations to the above conclusions are set forth in the text portion of this Notification.

7. In view of the conclusions set forth above, the Examiner is of the opinion that:

- ☐ The applicant should make amendments as directed in the text portion of the Notification.
- ☐ The applicant should expound in the response reasons why the application is patentable and make amendments to the application where there are deficiencies as pointed out in the text portion of the Notification, otherwise, the application will not be allowed.
- ☒ The application contains no allowable invention, and therefore, if the applicant fails to submit sufficient reasons to prove that the application does have merits, it will be rejected.
- ☐ _____

8. The followings should be taken into consideration by the applicant in making the response:
- (1) Under Article 37 of the Patent Law, the applicant should respond to the office action within 4 months counting from the date of receipt of the Notification. If, without any justified reason, the time limit is not met, the application shall be deemed to have been withdrawn.
 - (2) Any amendments to the application should be in conformity with the provisions of Article 33 of the Patent Law. Substitution pages should be in duplicate and the format of the substitution should be in conformity with the relevant provision contained in "The Examination Guidelines".
 - (3) The response to the Notification and/or revision of the application should be mailed to or handed over to the "Reception Division" of the Patent Office, and documents not mailed or handed over to the Reception Divisions have no legal effect.
 - (4) Without an appointment, the applicant and/or his agent shall not interview with the Examiner in the Patent Office.
9. This Notification contains a text portion of 10 pages and the following attachments:
- ☒ 11 cited reference(s), totaling 71 pages. ☐

Examination Dept. 3 Examiner: ZHU FANGFANG Seal of the Examination Department

Notification of the First Office Action

1. Independent claim 1 contradicts Article 22.2 of the Chinese Patent Law for lack of novelty.

Independent claim 1 seeks to protect a semiconductor device. Reference 1 (US 4829666 A) discloses a semiconductor device and specially disclosed the following technical features (see column 1, line 11 to column 3, line 27 of the specification and Figs. 1-3 of reference 1). Namely,

The semiconductor chip 4 is provided in the windows 3 (corresponding to the device hole) of film 1 (corresponding to the tape carrier) used as a carrier. An end of connection lead 5 of film 1 used as a carrier is connected to a proper terminal (corresponding to the external terminal) of the semiconductor chip. Film 1 is thicker than semiconductor chip 4. Window 3 is filled with insulting material 7 (corresponding to the seal resin material), thereby the semiconductor chips are separated, and the principal and back surfaces of the semiconductor chip are coated therewith.

Therefore, all the content of claim 1 has been disclosed in reference 1. Moreover, they belong to the same technical field and produce the same effects, so the technical solution of claim 1 does not have novelty over reference 1.

2. Dependent claim 2 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

The additional feature of dependent claim 2 is that "said semiconductor ship is disposed on a stress neutral plane extending parallel to the principal surface of said semiconductor chip at a position along a thickness of said tape carrier". However, it is well known in the semiconductor manufacturing field that, the semiconductor chip is typically put a optimized location which is usually on a plane parallel to the principal surface of said semiconductor chip and along a thickness of said tape carrier, in order to decrease stress and prevent the deformation of the semiconductor.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining reference 1 and the well-known technique above. So the technical solution of claim 2 doesn't have prominent substantial features or represent notable progress above reference 1, and contradicts Article 22.3 of the Chinese Patent Law for lack

of inventiveness.

3. Dependent claims 3 and 4 contradict Article 22.2 of the Chinese Patent Law for lack of novelty.

The additional features of dependent claims 3 and 4 are "said lead is bent in its thickness direction to be electrically connected to said external terminal" and "said resin material has its upper and lower surfaces substantially identical in lever to upper and lower surfaces of said tape carrier", respectively. However, these features have been disclosed in Fig. 3 of reference 1. Moreover, they belong to the same technical field and produce the same effects, so the technical solutions of claims 3 and 4 do not have novelty over reference 1.

4. Dependent claims 5, 6 and 8 contradict Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 2 (JP 4-355939 A) discloses a film carrier and specially disclosed the following technical features (see column 5, line 44 to column 6, line 30 of the specification and Figs. 1-4 of reference 2). Namely, its tab 24₁ has gate hole 24₃ (corresponding to the passage) for injecting the seal resin and air vent hole 24₄ for discharging the air in cavity 30 (corresponding to the device hole) while injecting the seal resin. And it is well known that the metal mould has a gate and an air vent in the art. And surely, in this process the skill in the art will connect the cavity with the gate and air vent of the mould by the gate hole and the air vent hole to achieve their functions.

Therefore, it is obvious for the skill in the art to achieve the technical solutions to be protected in these claims by combining references 1, 2 and the well-known technique above. So the technical solutions of claims 5, 6 and 8 don't have prominent substantial features or represent notable progress above references 1 and 2, and contradict Article 22.3 of the Chinese Patent Law for lack of inventiveness.

5. Dependent claim 7 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

It is well known in the semiconductor field that, an electroplated metal layer is formed in the passage to contact with seal resin, in order to reduce the adhesion of the resin remain at these locations and facilitate removal of the remaining resin in the passage in the subsequent steps. Reference 3 (JP 6-151517 A) has disclosed such a well-known technique (see column 3, line 24 to line 31 of the specification of reference 3).

Therefore, it is obvious for the skill in the art to achieve the technical solution to be

protected in this claim by combining references 1, 2 and the well-known technique above. So the technical solution of claim 7 doesn't have prominent substantial features or represent notable progress above references 1 and 2, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

6. Dependent claim 9 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 4 (JP 8-148526 A) has disclosed that a bump electrode was provided at the end 3b of the lead (see column 4, line 41 to column 5, line 14 and Figs. 1-3 of the specification of reference 4). And it has the same function as in this invention, namely, being electrically connected to the outer circuit (a lead of a mount board for mounting thereon the semiconductor device).

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining references 1 and 4. So the technical solution of claim 9 doesn't have prominent substantial features or represent notable progress above references 1 and 4, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

7. Dependent claim 10 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

It is well known in the semiconductor field that, an end of the lead extends from an outer periphery of said tape carrier to electrically connect the outer circuit (a lead of a mount board for mounting thereon the semiconductor device). Reference 5 (JP 8-222691 A) has disclosed such a well-known technique (see column 2, line 50 to column 3, line 7 and Figs. 2 and 26 of the specification of reference 5).

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining reference 1 and the well-known technique above. So the technical solution of claim 10 doesn't have prominent substantial features or represent notable progress above reference 1, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

8. Dependent claim 11 contradicts 20.1 of the Implementing Regulations of Chinese Patent Law for unclear protection scope.

Claim 11 seeks to protect a semiconductor device, and is a product claim. But its additional feature is merely a method feature "spin etching technique", from which it is unknown what structure it brings to the product. So the protection scope of this product claim

cannot be defined from the structure, which renders the protection scope of this product claim unclear.

Moreover, speaking of inventiveness, "spin etching technique" is well known in the art, and cannot assist the inventiveness of this claim 11.

9. Dependent claim 12 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

The thickness of the tape carrier less than or equal to 300 micros, and the thickness of the semiconductor chip less than or equal to 150 micros are both typical sizes in the semiconductor manufacturing field, and belong to the well-known technique. The relative deviation amount between a stress neutral plane of said semiconductor chip and a stress neutral plane of the whole of said semiconductor device is controlled to fall within a range of 60 micros is easily achieved by the skill in the art under the sizes above. For example, reference 6 (JP 54-114973 A) has disclosed a tape carrier of 125 micros thick with a semiconductor chip inserted therein (see right lower column, line 10 of page 1 to right upper column, line 19 of page 2 of the specification of reference 6).

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining reference 1 and the well-known technique above. So the technical solution of claim 12 doesn't have prominent substantial features or represent notable progress above reference 1, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

10. Dependent claim 13 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 4 discloses the following technical features (see column 4, line 41 to column 5, line 14 of the specification and Figs. 1-3 of reference 4). Namely, an electrode terminal 1a (corresponding to the bump electrode provided at an external terminal of said semiconductor chip) is provided on the semiconductor chip. Said electrode terminal is connected with the end 3a of the lead. And it is a usual technique for the skill in the art to use gold for electrode.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining references 1, 4 and the well-known technique above. So the technical solution of claim 13 doesn't have prominent substantial features or represent notable progress above references 1 and 4, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

11. Dependent claim 14 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Electroplating the lead for electrode connection is a usual technique for the skill in the art, and belongs to the well-known technique. Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining reference 1 and the well-known technique above. So the technical solution of claim 14 doesn't have prominent substantial features or represent notable progress above reference 1, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

12. Independent claim 15 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Independent claim 15 seeks to protect a semiconductor device. Reference 1 (US 4829666 A) discloses a semiconductor device and specially disclosed the following technical features (see column 1, line 11 to column 3, line 27 of the specification and Figs. 1-3 of reference 1). Namely,

The semiconductor chip 4 is provided in the windows 3 (corresponding to the device hole) of film 1 (corresponding to the tape carrier) used as a carrier. An end of connection lead 5 of film 1 used as a carrier is connected to a proper terminal (corresponding to the external terminal) of the semiconductor chip. Film 1 is thicker than semiconductor chip 4. Window 3 is filled with insulting material 7 (corresponding to the seal resin material), thereby the semiconductor chips are separated, and the principal and back surfaces of the semiconductor chip are coated therewith.

Independent claim 5 differs from reference 1 in that, it has a multi-layer package structure including a plurality of laminated tape carriers, and each of the tape carriers laminated has a common signal transmission lead and a power supply lead each being electrically connected to corresponding ones of other carriers to be externally drawn out as a connection terminal being electrically connected to a lead of a mount board. However, it is a usual technique in the art to obtain a multi-layer package structure including a plurality of laminated tape carriers by laminating semiconductor chips. For example, reference 7 (JP 59-222947 A) has disclosed a multi-layer semiconductor device. And it is well known in the art that, each of the tape carriers laminated has a common signal transmission lead and a power supply lead each being electrically connected to corresponding ones of other carriers to be externally drawn out as a connection terminal being electrically connected to a lead of a mount board.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be

protected in this claim by combining reference 1 and the well-known technique above. So the technical solution of claim 15 doesn't have prominent substantial features or represent notable progress above reference 1, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

13. Dependent claim 16 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 7 discloses the following technical features (see right lower column, line 2 of page 2 to right upper column, line 10 of page 3 of the specification and Fig. 7 of reference 7). Namely, three unitary packages, semiconductor devices 71, 72 and 73 constitute a multi-layer package structure, and each said unitary package includes a tape carrier having a device hole with a semiconductor chip disposed therein and sealed by seal resin while letting one end of said lead be electrically connected to an external terminal of said semiconductor chip. So reference 7 has disclosed the additional features of dependent claim 16.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining references 1, 7 and the well-known technique above. So the technical solution of claim 16 doesn't have prominent substantial features or represent notable progress above references 1 and 7, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

14. Dependent claim 17 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 8 (JP 3-295264 A) discloses a multi-layer semiconductor device, wherein each semiconductor device 8 is sealed by injecting resin to frame 1 (see right lower column, line 5 of page 2 to right upper column, line 8 of page 3 of the specification and Figs. 1-3 of reference 8). So reference 8 has disclosed the additional features of dependent claim 17.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining references 1 and 8. So the technical solution of claim 17 doesn't have prominent substantial features or represent notable progress above references 1 and 8, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

15. Dependent claims 18 and 19 contradict Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 9 (JP 8-236694A) discloses a multi-layer semiconductor package with the following features (see column 6, line 24 to column 8, line 1 of the specification and Figs.

1-2 of reference 9). Namely, a hole 5 is formed on each carrier 2 to expose part of lead 3. A conducting material is injected into hole 5 letting a common signal transmission lead and a power supply lead of each said tape carrier be electrically connected to corresponding ones of remaining carriers, respectively. An electrode 7 as the connection terminal is provided at one end of the conductive material injected into hole 5. So reference 9 has disclosed the additional features of dependent claims 18 and 19.

Therefore, it is obvious for the skill in the art to achieve the technical solutions to be protected in claims 18 and 19 by combining references 1 and 9. So the technical solutions of claim 18 and 19 don't have prominent substantial features or represent notable progress above references 1 and 9, and contradict Article 22.3 of the Chinese Patent Law for lack of inventiveness.

16. Dependent claim 20 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 10 (JP 8-88245 A) discloses that part of the lead 3 is projected into the hole 2a (see Fig. 1 of reference 10). And it has the same function as in this invention, namely, letting a common signal transmission lead and a power supply lead of each said tape carrier be electrically connected to corresponding ones of remaining carriers, respectively. So references 1, 9, 10 and well-known technique have disclosed all the features of dependent claim 20. And the total technical effects of this claim are merely the simple combination of the technical effects of references above. Such combination is obvious for the skill in the art and does not produce unanticipated effects. So the technical solution of claim 20 doesn't have prominent substantial features or represent notable progress above references 1, 9 and 10, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

17. Dependent claim 21 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 8 (JP 3-295264 A) discloses a multi-layer semiconductor device with the following features (see right lower column, line 5 of page 2 to right upper column, line 8 of page 3 of the specification and Figs. 1-3 of reference 8). Namely, a hole 3 (corresponding to the connection hole of this invention) is formed on each carrier to expose part of lead 3. Electroplating is applied to the connection hole letting a common signal transmission lead and a power supply lead of each said tape carrier be electrically connected to corresponding ones of remaining carriers, respectively. So reference 8 has disclosed the additional features of dependent claim 21.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining references 1 and 8. So the technical solution of claim 21 doesn't have prominent substantial features or represent notable progress above references 1 and 8, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

18. Dependent claim 22 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 9 (JP 8-23669 A) discloses a multi-layer semiconductor package with the following features (see column 6, line 24 to column 8, line 1 of the specification and Figs. 1-2 of reference 9). Namely, a hole 5 is formed on each carrier 2 to expose part of lead 3. A conductive rod 13 is inserted into hole 5 letting a common signal transmission lead and a power supply lead of each said tape carrier be electrically connected to corresponding ones of remaining carriers, respectively. And one end of the conductive rod is extended from a mount surface of said multi-layer semiconductor package as the connection terminal. So reference 9 has disclosed the additional features of dependent claim 22.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining references 1 and 9. So the technical solution of claim 22 doesn't have prominent substantial features or represent notable progress above references 1 and 9, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

19. Dependent claim 23 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 5 (JP 8-222691 A) discloses a multi-layer semiconductor device with the following features (see column 2, line 50 to column 3, line 7 and Figs. 2 and 26 of the specification of reference 5). Namely, a remaining end of a lead of each tape carrier extends from an outer periphery of the tape carrier to provide a projected lead portion being bent for lamination with others to thereby permit electrical connection between a common signal transmission lead, a power supply lead of each said tape carrier and corresponding ones of remaining carriers, respectively. So reference 5 has disclosed the additional features of dependent claim 23.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining references 1 and 5. So the technical solution of claim 23 doesn't have prominent substantial features or represent notable progress above references 1 and 5, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

20. Dependent claim 24 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

The function of preventing the bump electrode from contact with a certain external terminal of the semiconductor chip to permit modification of a connection route between said semiconductor chip and lead can be easily achieved by the skill in the art, for example, through bonding the bump electrode and lead using single point bonding method. .

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claim by combining references 1 and the well-known technique. So the technical solution of claim 24 doesn't have prominent substantial features or represent notable progress above reference 1, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

21. Independent claim 25 contradicts Article 22.2 of the Chinese Patent Law for lack of novelty.

Independent claim 25 seeks to protect a method for manufacturing a semiconductor device. Reference 1 discloses a semiconductor device and specially disclosed the following technical features. Namely,

The semiconductor chip 4 is provided in the windows 3 (corresponding to the device hole) of film 1 (corresponding to the tape carrier) used as a carrier. An end of connection lead 5 of film 1 used as a carrier is connected to a proper terminal (corresponding to the external terminal) of the semiconductor chip. Preparing a film 1 as the carrier which has connection lead 5 thereon. Preparing a semiconductor chip 4. Putting the semiconductor chip 4 in the windows 3 of film 1. Electrically connecting the proper terminal of the semiconductor chip to one end of connection lead 5. Separating the semiconductor chips with insulting material 7(corresponding to the seal resin material), and the principal and back surfaces of the semiconductor chip are coated therewith.

Therefore, all the content of claim 25 has been disclosed in reference 1. Moreover, they belong to the same technical field and produce the same effects, so the technical solution of claim 25 does not have novelty over reference 1.

22. Dependent claim 26 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 2 discloses a film carrier and specially disclosed the following technical features (see column 3, line 51 to column 6, line 21 of the specification and Fig. 1B of reference 2). Namely, its tab 14 has a gate hole 15 (corresponding to the passage), thereby

connecting the cavity with the gate 7 of the mould 10 for injecting seal resin.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claims by combining references 1 and 2. So the technical solution of claim 26 doesn't have prominent substantial features or represent notable progress above references 1 and 2, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

23. Dependent claims 27, 28 and 29 contradict Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 9 discloses a method of manufacturing a multi-layer semiconductor package with the following features (see column 6, line 24 to column 8, line 1 of the specification and Figs. 1-2 of reference 9). Namely, a hole 5 is formed on each carrier 2 to expose part of lead 3. A conductive material is added into hole 5. Laminating by adhesive said unitary packages on one another to form a multi-layer package. Applying thermal processing to the multi-layer structure for permitting fusion of the conductive material. So reference 9 has disclosed the additional features of dependent claim 27, 28 and 29.

Therefore, it is obvious for the skill in the art to achieve the technical solutions to be protected in these claims by combining references 1 and 9. So the technical solutions of claims 27, 28 and 29 don't have prominent substantial features or represent notable progress above references 1 and 9, and contradict Article 22.3 of the Chinese Patent Law for lack of inventiveness.

24. Dependent claim 30 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 11 (JP 5-183020 A) discloses that, electrode 5 (corresponding to the external terminals of said semiconductor chip) is contacted with lead 6 by a single-point bonding technique while preventing a certain external terminal of said external terminals from contact with a specified lead (see column 2, line 38 to line 46 of the specification of reference 1). So reference 11 has disclosed the additional features of dependent claim 30.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claims by combining references 1 and 11. So the technical solution of claim 30 doesn't have prominent substantial features or represent notable progress above references 1 and 11, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

25. Independent claim 31 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Independent claim 31 seeks to protect a method for manufacturing a semiconductor device. Reference 1 discloses a semiconductor device and specially disclosed the following technical features. Namely,

The semiconductor chip 4 is provided in the windows 3 (corresponding to the device hole) of film 1 (corresponding to the tape carrier) used as a carrier. An end of connection lead 5 of film 1 used as a carrier is connected to a proper terminal (corresponding to the external terminal) of the semiconductor chip. Preparing a film 1 as the carrier which has connection lead 5 thereon. Preparing a semiconductor chip 4. Putting the semiconductor chip 4 in the windows 3 of film 1. Electrically connecting the proper terminal of the semiconductor chip to one end of connection lead

Independent claim 31 differs from reference 1 in that, after lamination of a plurality of tape carriers each with said external terminal electrically connected to the lead, sealing respective semiconductor chips disposed within device holes of respective tape carriers using seal resin at a time. However, reference 8 discloses a multi-layer semiconductor device, wherein each semiconductor device 8 is sealed by injecting resin to frame 1 (see right lower column, line 5 of page 2 to right upper column, line 8 of page 3 of the specification of reference 8).

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claims by combining references 1 and 8. So the technical solution of claim 31 doesn't have prominent substantial features or represent notable progress above references 1 and 8, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

26. Dependent claim 32 contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

Reference 2 discloses a film carrier and specially disclosed the following technical features (see column 3, line 51 to column 6, line 21 of the specification and Fig. 1B of reference 2). Namely, its tab 14 has a gate hole 15 (corresponding to the passage), thereby connecting the cavity with the gate 7 of the mould 10 for injecting seal resin.

Therefore, it is obvious for the skill in the art to achieve the technical solution to be protected in this claims by combining references 1, 8 and 2. So the technical solution of claim 32 doesn't have prominent substantial features or represent notable progress above references 1, 8 and 2, and contradicts Article 22.3 of the Chinese Patent Law for lack of inventiveness.

For the reasons above, this application cannot be patented. And there recites no

substantial content patentable in the specification. So even if applicant make amendments to the application documents, this application has no prospect to be patented. If the applicant cannot provide sound argument that this application has novelty and inventiveness in due time, this application will be finally rejected.



<p>(51) 国際特許分類6 H01L 21/60</p>	<p>A1</p>	<p>(11) 国際公開番号 WO98/22980</p> <p>(43) 国際公開日 1998年5月28日(28.05.98)</p>
<p>(21) 国際出願番号 PCT/JP96/03407</p> <p>(22) 国際出願日 1996年11月21日(21.11.96)</p> <p>(71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP)</p> <p>(72) 発明者 ; および</p> <p>(75) 発明者 / 出願人 (米国についてのみ) 坪崎邦宏(TSUBOSAKI, Kunihiro)(JP/JP) 〒191 東京都日野市東平山2-29-22 Tokyo, (JP) 宮本俊夫(MIYAMOTO, Toshio)(JP/JP) 〒187 東京都小平市上水本町5-19-1-416 Tokyo, (JP)</p> <p>(74) 代理人 弁理士 筒井大和(TSUTSUI, Yamato) 〒160 東京都新宿区西新宿7丁目22番45号 N.S. Excel 301 筒井国際特許事務所 Tokyo, (JP)</p>		<p>(81) 指定国 AL, AU, BA, BB, BG, BR, CA, CN, CU, CZ, EE, GE, HU, IL, IS, JP, KR, LC, LK, LR, LT, LV, MG, MK, MN, MX, NO, NZ, PL, RO, SG, SI, SK, TR, TT, UA, US, UZ, VN, ARIPO特許 (KE, LS, MW, SD, SZ, UG), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG).</p> <p>添付公開書類 国際調査報告書</p>
<p>(54)Title: SEMICONDUCTOR DEVICE AND PROCESS FOR MANUFACTURING THE SAME</p> <p>(54)発明の名称 半導体装置およびその製造方法</p> <div data-bbox="289 1226 1430 1646"> </div> <p>(57) Abstract A semiconductor chip (2) which is thinner than the substrate (1a) of a tape carrier (1) is placed in a device hole formed in the substrate (1a), and the chip (2) is sealed with a sealing resin (3) so that the front and rear surfaces of the chip (2) can be covered with the resin (3). The position of the chip (2) in the thickness direction of the substrate (1a) is adjusted so that the position can coincide with the stress neutral plane of the entire TCP.</p>		

テープキャリア 1 のテープ基材 1 a に形成されたデバイスホール内に、テープ基材 1 a よりも薄い半導体チップ 2 を配置し、その半導体チップ 2 の主面および裏面の両方が被覆されるように封止樹脂 3 封止した。そして、テープ基材 1 a の厚さ方向における半導体チップ 2 の位置が T C P 全体の応力中立面と一致するようにした。

P C T に基づいて公開される国際出願のパンフレット第一頁に掲載された P C T 加盟国を同定するために使用されるコード (参考情報)

AL	アルバニア	FI	フィンランド	LT	リトアニア	SN	セネガル
AM	アルメニア	FR	フランス	LU	ルクセンブルグ	SZ	スワジランド
AT	オーストリア	GB	イギリス	LV	ラトヴィア	TD	チャド
AU	オーストラリア	GE	グルジア	MC	モナコ	TG	トーゴ
AZ	アゼルバイジャン	GH	ガーナ	MD	モルドヴァ	TJ	タジキスタン
BA	ボスニア・ヘルツェゴビナ	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BB	バルバドス	GW	ギニア・ビサウ	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BE	ベルギー	GR	ギリシャ	ML	マリ	TT	トリニダード・トバゴ
BF	ブルキナ・ファソ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
BG	ブルガリア	IE	アイルランド	MR	モーリタニア	UG	ウガンダ
BJ	ベナン	ID	インドネシア	MW	モザンビーク	US	米国
BR	ブラジル	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
BY	ベラルーシ	IS	アイスランド	NE	ニジェール	VN	ベトナム
CA	カナダ	IT	イタリア	NL	オランダ	YU	ユーゴスラヴィア
CF	中央アフリカ共和国	JP	日本	NO	ノルウェー	ZW	ジンバブエ
CG	コンゴ共和国	KE	ケニア	NZ	ニュージーランド		
CH	スイス	KG	キルギス	PL	ポーランド		
CI	コートジボワール	KP	北朝鮮	PT	ポルトガル		
CN	中国	KZ	カザフスタン	RO	ルーマニア		
CU	キューバ	LC	セント・ルシア	RU	ロシア		
CY	キプロス	LI	リヒテンシュタイン	SD	スーダン		
CZ	チェコ	LK	スリランカ	SE	スウェーデン		
DE	ドイツ			SG	シンガポール		
DK	デンマーク				スロバキア		

明 細 書

半導体装置およびその製造方法

5 技術分野

本発明は、半導体装置およびその製造技術に関し、特に、高密度実装が可能な T C P (Tape Carrier Package) 構造を有する半導体装置およびその製造方法に適用して有効な技術に関するものである。

10 背景技術

小形で、薄く、しかも高機能を有する電子機器の開発および製造に伴い、電子機器を構成するパッケージにおいて、薄形実装が可能であり、しかも多ピンにできる T C P が注目を集めている。

- この T C P は、テープキャリアに繰り返し形成された導体リードと半導体チップの電極とを重ね合わせ接合し、その半導体チップを封止樹脂等によって封止したパッケージである。

- T C P の基本的な構造は、通常、半導体チップの厚さがテープキャリアの厚さよりも厚く、単体としても積み重ねても実装高さが高い。なお、実装高さを低くするために、例えば特開昭 6 3 - 5 2 4 3 1 号公報には、半導体チップの裏面を切削する構造のテープキャリアについて説明されている。また、特開平 5 - 2 9 1 2 1 8 号公報には、半導体チップの裏面と周辺テープとを同時に薄形化する技術が開示されている。

- また、裏面がヒートスプレッドに接合された半導体チップの周囲にスティフィナと称する枠体を設け、そのスティフィナ上にテープキャリアを設置して、そのリードの一端と半導体チップとを接合するとともに、そのリードの他端側にバン
- プ電極を設ける T C P 構造もある。この場合、全体的に T C P が厚く、積層できる構造ではない。

また、本発明者の検討した T C P 構造においては、テープキャリアよりも薄い半導体チップをその裏面がテープキャリアの裏面とほぼ同一上となるようにテー

- ブキャリアのデバイスホール内に配置し、その半導体チップの主面および側面を封止樹脂で被覆したTCP構造がある。この場合、半導体チップの主面および側面のみが封止樹脂で封止されるので、封止工程後に半導体チップが反ってしまう問題が生じる。この技術の場合、半導体チップの裏面にチップクラック防止用の
- 5 硬質板を設けているが、そのためにTCP厚さが厚くなり、積層できる構造ではない。また、封止樹脂上に封止板を設ける構造のものも、TCP厚さが厚くなり、積層できる構造ではない。なお、フィルム基板の下面とチップ裏面が同一平面となる薄形パッケージ構造については、例えば特開昭60-106153号公報に記載がある。
- 10 このようなTCPを積層する場合、本発明者が検討した技術によれば、通常、半導体チップの厚さが、テープキャリアよりも厚いので、半導体チップが実装基板に接触しないように、アウターリードをガルウィング状に成形している。また、それらをTCPの厚さ方向に複数個実装する場合には、アウターリードの長さが異なるTCPを製造しておき、リード成形後に実装高さの低いものを下にして、
- 15 実装高さの高いものを上にするような実装方式が採用されている。しかし、この場合、異なるテープキャリアを用いてアウターリードの寸法を変えて重なるように実装している。したがって、複数種類のテープキャリアおよび成形金型が必要となり、製造コストが増加してしまう。なお、TCPの積み重ね実装技術については、例えば特開昭64-71162号公報に記載がある。
- 20 本発明の目的は、小形で、薄く、信頼性の高いTCP構造を有する半導体装置を製造することのできる技術を提供することにある。
- 本発明の目的は、小形で、薄く、しかも高密度実装が可能で、信頼性の高いTCP構造を有する半導体装置を低コストで製造することのできる技術を提供することにある。
- 25 本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

発明の開示

本発明の半導体装置は、テープキャリアに設けられたデバイスホール内に半導

体チップを配置し、前記テープキャリアに設けられたリードの一端と、前記半導体チップの外部端子とを電氣的に接続してなる半導体装置であって、前記半導体チップの厚さを前記テープキャリアの厚さよりも薄くするとともに、前記半導体チップをその主面および裏面の両方が被覆されるように封止樹脂で封止したものである。これにより、半導体チップがその主面および裏面から受ける応力を小さくすることが可能となっている。

また、本発明の半導体装置は、前記半導体チップを、前記テープキャリアの厚さ方向位置において半導体チップの主面に平行な応力中立面に配置したものである。これにより、半導体チップを、TCPから受ける応力が最も小さい位置に配置することができ、外力が加わってtcp全体が変形しても半導体チップが受ける応力は小さく、また、バイメタル効果によるTCP全体の反りを抑制することができるので、チップクラックや半導体装置の実装時における接続不良の発生率を大幅に低減することが可能となる。

また、本発明の半導体装置は、前記テープキャリアの一部に、前記封止樹脂の成形工程において用いる金型のゲートと前記デバイスホールとを連通させる封止樹脂注入用の連通口を形成したものである。これにより、半導体チップの主面および裏面の両方の面上に封止樹脂を均一に注入することができるので、その封止樹脂中にボイドやトラップが形成されるのを大幅に低減することが可能となる。

また、本発明の半導体装置において、前記テープキャリアに、前記封止樹脂の成形工程において用いる金型のエアベントと前記テープキャリアのデバイスホールとを連通させるエア排出用の連通口を形成したものである。これにより、半導体チップの主面および裏面の両方を被覆する封止樹脂内に空気が残るのを低減することができるので、その封止樹脂中にボイドやトラップが形成されるのを大幅に低減することが可能となる。したがって、半導体装置の信頼性をさらに向上させることが可能となる。

また、本発明の半導体装置は、前記封止樹脂注入用の連通口の近傍における前記テープキャリアの表面であって、前記封止樹脂の成形工程に際して封止樹脂が接触する部分にメッキ処理を施した金属層を形成したものである。これにより、封止樹脂とテープキャリアとの接着力を低下させることができるので、樹脂封止

工程後にTCPとサブランナの樹脂とを分離する際にサブランナにおける樹脂とテープキャリアとを容易に剥離することが可能となる。

- 5 また、本発明の半導体装置は、前記半導体チップはその裏面がスピンエッチング法によって研磨されたものである。これにより、半導体チップを薄くすることができる。また、半導体チップの裏面を平滑にすることができるので、半導体チップを曲げ応力に対して強く割れ難い構造とすることが可能となる。

- 10 また、本発明の半導体装置は、複数個積み重ねられたテープキャリアの各々のデバイスホール内に、前記テープキャリアの厚さよりも薄い半導体チップが配置され、前記複数個積み重ねられたテープキャリアの各々に設けられたリードの一端と、前記各々のデバイスホール内の半導体チップの外部端子とが電氣的に接続され、前記半導体チップの各々はその主面および裏面の両方が封止樹脂で被覆され、前記複数個積み重ねられたテープキャリアの各々の共通信号用および電源用のリード同士が電氣的に接続されて実装基板の配線と電氣的に接続される接続端子として外部に引き出された積層パッケージ構造を有するものである。これにより、半導体チップの実装密度の高い薄形のTCPの半導体装置を得ることが可能となる。

- 20 また、本発明の半導体装置は、前記複数個積み重ねられたテープキャリアの各々に、前記リードの一部が露出するような接続孔を穿孔するとともに、前記接続孔内に前記リードの一部が突出するようにし、その接続孔内に導体材料を埋め込むことによって、前記複数個積み重ねられたテープキャリアの各々の共通信号用および電源用のリード同士を電氣的に接続したものである。これにより、前記接続孔内においてリードと導体材料とを確実に接触させることができるので、その接続孔内での接続信頼性を向上させることが可能となる。

- 25 また、本発明の半導体装置は、前記複数個積み重ねられたテープキャリアの各々に、前記リードの一部が露出するような接続孔を穿孔するとともに、その接続孔内にメッキ処理を施すことにより、前記複数個積み重ねられたテープキャリアの各々の共通信号用および電源用のリード同士を電氣的に接続したものである。これにより、従来から使用されているメッキ処理によって接続孔内に導体部を形成するので、比較的容易に接続孔内に導体部を形成することが可能となる。

また、本発明の半導体装置は、前記複数個積み重ねられたテープキャリアの各々に、前記リードの一部が露出するような接続孔を穿孔するとともに、その接続孔内に導体ピンを挿入することにより、前記複数個積み重ねられたテープキャリアの各々の共通信号用および電源用のリード同士を電氣的に接続するとともに、前記接続端子として前記導体ピンの一端を前記積層パッケージの実装面側から突出させたものである。これにより、比較的 low コストで、積層 TCP の機械的強度を向上させることが可能となる。

また、本発明の半導体装置は、前記複数個積み重ねられたテープキャリアの各々のリードの他端を各テープキャリアの外周から突出させて、その突出させたリード部分を、前記複数個積み重ねられたテープキャリアの各々の共通信号用および電源用のリード同士が電氣的に接続されるように折り曲げて重ねたものである。アウターリード部が撓んだ構造とすることにより、比較的簡単に、低コストで、リード構成の機械的強度を向上させることが可能となる。また、積層 TCP と実装基板との熱膨張差を吸収することが可能となる。

また、本発明の半導体装置は、前記半導体チップとリードとの接続経路を変更すべく、前記半導体チップの所定の外部端子上に bumps 電極を形成するのを禁止したものである。これにより、1 種類の同じテープキャリアによって、接続経路変更に対して柔軟に対応することが可能となる。

また、本発明の半導体装置の製造方法は、

(a) 前記テープキャリアに前記リードの一部が内壁面から露出するような接続孔を穿孔する工程と、

(b) 前記テープキャリアの接続孔内に導体ペーストを埋め込む工程と、

(c) 前記テープキャリアを、前記接続孔の形成位置が一致するように複数個積み重ねて積層パッケージを形成する工程と、

(d) 前記積み重ね工程後の積層パッケージに対して熱処理を施して、前記各々のテープキャリアの接続孔内における導体ペーストを溶融して一体とする工程とを有するものである。これにより、単体パッケージ同士をその間に接着剤層を介さずに導体ペーストによって接合することが可能となる。

また、本発明の半導体装置の製造方法は、

(a) 前記単体パッケージを接着剤によって複数個積み重ねて積層パッケージを形成する工程と、

(b) 前記積層パッケージの各々のテープキャリアに穿孔されている接続孔内に導体ペーストを埋め込む工程と、

- 5 (c) 前記積層パッケージに対して熱処理を施す工程とを有するものである。これにより、単体パッケージを構成する接着剤層によって単体パッケージ同士を接合することができるので、製造工程の増加を招くことなく、積層TCPを製造することが可能となる。

- 10 また、本発明の半導体装置の製造方法は、前記半導体チップの外部端子とリードとをシングルポイントボンディング法によって接合するとともに、接続経路の変更に応じて、前記外部端子のうちの所定の外部端子と所定のリードとは接合しないようにするものである。これにより、1種類の同じテープキャリアによって、接続経路変更に対して柔軟に対応することが可能となる。

また、本発明の半導体装置の製造方法は、

- 15 (a) デバイスホール周囲にリードを配置し、所定厚さを有するテープキャリアを準備する工程と、

(b) 前記テープキャリアの厚さよりも薄く、かつ、外部端子を有する半導体チップを準備する工程と、

- 20 (c) 前記テープキャリアに形成されたデバイスホール内に、前記テープキャリアの厚さよりも薄い半導体チップを配置した後、前記半導体チップの外部端子と前記リードの一端とを接合する工程と、

- 25 (d) 前記接合工程の後のテープキャリアを複数個積み重ねた後、その各々のテープキャリアのデバイスホール内に配置された各々の半導体チップを封止樹脂によって一括して封止する工程とを有するものである。これにより、積層TCPの製造工程数を低減することが可能となる。また、複数の半導体チップを封止する封止樹脂が一体成形されているので、テープ層間に隙間が形成されないため、機械的強度を向上させることができるとともに、耐湿性を向上させることが可能となる。

図面の簡単な説明

図 1 は本発明の一実施の形態である半導体装置の断面図、図 2 は図 1 の半導体装置の平面図、図 3 は図 1 の半導体装置の封止樹脂成形時の断面図、図 4 ～図 10 は図 1 の半導体装置の製造工程中における断面図、図 11 は本発明の他の実施の形態である半導体装置の断面図、図 12 は本発明の他の実施の形態である半導体装置の断面図、図 13 は本発明の他の実施の形態である半導体装置の断面図、図 14 は本発明の他の実施の形態である半導体装置の断面図、図 15 は図 14 の半導体装置の平面図、図 16 ～図 21 は図 14 の半導体装置の製造工程中における断面図、図 22 ～図 25 は本発明の他の半導体装置の製造工程中における断面図、図 26 は本発明の他の実施の形態である半導体装置の断面図、図 27 ～図 30 は図 26 の半導体装置の製造工程中における断面図、図 31 は本発明の他の実施の形態である半導体装置の断面図、図 32 は図 31 の半導体装置の平面図、図 33 は本発明の他の実施の形態である半導体装置の断面図、図 34 は本発明の他の実施の形態である半導体装置の断面図、図 35 は本発明の他の実施の形態である半導体装置の断面図、図 36 は本発明の他の実施の形態である半導体装置の断面図、図 37 ～図 39 は図 36 の半導体装置の製造工程中における断面図、図 40 は本発明の他の実施の形態である半導体装置の平面図、図 41 は図 40 の半導体装置の封止樹脂成形工程時における断面図である。

20 発明を実施するための最良の形態

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する。

まず、本実施の形態 1 の半導体装置の構造を図 1 ～図 3 によって説明する。なお、図 1 は図 2 の I-I 線の断面図であり、図 3 は樹脂封止金型内での図 2 III-III 線の断面図である。また、図面を見易くするため図 2 にはソルダレジストおよび封止樹脂は図示されていない。

本実施の形態 1 の半導体装置は、コンピュータ、携帯電話またはビデオカメラ等のような電子機器や IC (Integrated Circuit) カードやメモリカードに内蔵

される半導体装置に用いて好適なものであり、例えばテープキャリア 1 のデバイスホール 1 a 1 内に配置された半導体チップ 2 を封止樹脂 3 によって封止するとともに、半導体チップ 2 の電極を bumps 電極 4 を通じて外部に引き出す T C P (Tape Carrier Package) 構造を有している。

- 5 テープキャリア 1 は、テープ基材 1 a と、その片面に接着剤 1 b により接着された複数本のリード 1 c と、そのリード 1 c において封止樹脂 3 から露出する部分を被覆するソルダレジスト 1 d とを有している。このテープキャリア 1 の全体厚さは、上記したテープ基材 1 a 等のような構成部の厚さの総和で表すことができ、製品によっても異なるので一概には言えないが、例えば 167 μm 程度である。

10 テープ基材 1 a は、例えば厚さ 100 μm 程度のポリイミド樹脂等からなり、その中央には、例えば平面四角形状のデバイスホール 1 a 1 が形成されている。このデバイスホール 1 a 1 は、半導体チップ 2 が収められるように、チップサイズよりも若干大きめに形成されている。

- 15 また、テープ基材 1 a においてデバイスホール 1 a 1 の一方の短辺側には、そのデバイスホール 1 a 1 からテープ基材 1 a の外周短辺方向に延びる樹脂注入用の連通口 1 a 2 が形成されている。樹脂注入用の連通口 1 a 2 は、例えば平面 T 字状に形成されている。この樹脂注入用の連通口 1 a 2 は、図 3 に示すように、金型 5 のゲート 5 a とテープ基材 1 a のデバイスホール 1 a 1 とを連通する開口部であり、ゲート 5 a に注入された封止樹脂は、この連通口 1 a 2 を通じてデバイスホール 1 a 1 (キャビティ) 内に注入されるようになっている。すなわち、樹脂注入用の連通口 1 a 2 は、樹脂封止時におけるゲートの一部として機能する。これにより、半導体チップ 2 の主面および裏面の両方の面上に封止樹脂 3 を均一に注入することができるので、その封止樹脂 3 中にボイドやトラップが形成されるのを大幅に低減することが可能となっている。なお、図 3 の矢印は封止樹脂 3 の流入方向を示している。また、符号の 5 b は金型のランナ、5 c は金型のサブランナを示している。

25 また、テープキャリア 1 における封止樹脂注入用の連通口 1 a 2 の近傍において、樹脂封止工程時に封止樹脂が接触する部分 (図 2 において斜線を付した部分)

には、例えばAuメッキされた銅箔層（金属層）1 a 3が形成されている。銅箔層1 a 3は、リード1 cの形成用の銅箔をリード1 cの形成時に同時にパターンニングすることで形成されており、メッキ処理もリード1 cにメッキする際に同時に施されている。このメッキされた銅箔層1 a 3は、テープキャリア1を金型5に配置した際に、金型5のサブランナ5 cに面する位置に形成されている。

これは、そのメッキした部分は最終的にサブランナ5 cに残される樹脂を剥離する部分であるが、その部分にメッキ処理を施さないとすると、その部分において残された樹脂とテープキャリア1との接着性が高くなる結果、テープキャリア1を金型から良好に剥離することができなくなってしまうからである。すなわち、本実施の形態1によれば、このメッキされた銅箔層1 a 3を設けたことによりサブランナ5 cに残された樹脂とテープキャリア1との接着力を低下させることができるので、サブランナ5 cの樹脂とテープキャリア1とを容易に剥離することが可能となっている。

テープ基材1 aの片面には、複数本のリード1 cが、例えば厚さ12 μ m程度の接着剤1 bにより接着されている。リード1 cは、例えば銅（Cu）からなり、その厚さは、例えば35 μ m程度である。リード1 cの一端は、上記デバイスホール1 a 1内に突出されており、その突出部の先端表面には、例えば金（Au）メッキが施されている。このリード1 cの先端部は、バンプ電極2 aを介して半導体チップ2と電氣的に接続されている。このバンプ電極2 aは、後述するように、例えばAuからなる。したがって、バンプ電極2 aとリード1 cとはAu-Au接合等によって接合されている。なお、バンプ電極2 aは、後述するように半導体チップ2の主面に配置された複数のボンディングパッド2 bの各々に形成されており、これを通じて半導体チップ2内の半導体集積回路と電氣的に接続されている。

また、そのリード1 cの突出端と他端との中途位置においてテープ基材1 aに張り付けられている部分には、バンプ下地パターン1 c 1が形成されている。バンプ下地パターン1 c 1は、リード1 cの通常領域よりも幅広に形成されており、その上面には上記したバンプ電極4が接合されている。すなわち、半導体チップ2の電極は、リード1 cを通じてバンプ電極4と電氣的に接続されており、

このバンプ電極4を通じてT C Pの外部に引き出されている。そして、この半導体装置は、このバンプ電極4を介して実装基板に実装され、実装基板の配線と電気的に接続されるようになっている。なお、バンプ電極4は、例えば鉛(Pb)－錫(Sn)合金からなる。

- 5 このようなバンプ下地パターン1 c 1を除くリード1 cの表面および接着剤1 bの表面は、ソルダレジスト1 dによって被覆されている。ソルダレジスト1 dの厚さは、例えば20 μ m程度である。本実施の形態1においては、リード1 cの被覆層をソルダレジスト1 dで構成したことにより、バンプ下地パターン1 c 1を露出させるための接続孔の孔径を微細にすることが可能となっている。
- 10 一方、半導体チップ2は、例えば平面四角形状のシリコン(Si)単結晶等の小片からなり、その主面には、所定の半導体集積回路が形成されている。本実施の形態1においては、半導体チップ2の厚さが、テープキャリア1のテープ基材1 aの厚さよりも薄く形成されており、その厚さは、例えば50 μ m程度に設定されている。この半導体チップ2の厚さは、複数の半導体チップ2が形成された
- 15 半導体ウエハの裏面を研削後、例えばスピネッチング処理法等によって研磨することで設定されている。これにより、半導体チップ2を、例えば20～30 μ m程度まで薄くすることができる。また、半導体チップ2の裏面を平滑にすることができるので、半導体チップ2を曲げ応力に対して強く割れ難い構造とすることが可能となっている。
- 20 また、半導体チップ2の主面において長辺近傍には、上記した複数のボンディングパッド2 bが配置されている。このボンディングパッド2 bは、上記した所定の半導体集積回路の電極を半導体チップ2の外部に引き出すための電極であり、例えばアルミニウム(Al)またはAl合金からなる。ボンディングパッド2 bの上面には、上記したようにリード接続用のバンプ電極2 aが形成されてい
- 25 る。

このバンプ電極2 aは、上記したスピネッチング処理前にワイヤバンプ法によって形成されている。すなわち、このバンプ電極2 aは、ボンディングワイヤをワイヤボンディング法によってボンディングパッド2 bに接合した後、ボンディングワイヤの接合部のボール部分をボンディングパッド2 b上に残し、それ以

外の細線部分を切断除去することにより形成されている。また、このバンプ電極 2 a は、上記したように、TCP のリード 1 c の端部と電氣的に接続されている。なお、インナーリードボンディング後におけるバンプ電極 2 a の高さは、例えば $21.5\ \mu\text{m}$ 程度である。

- 5 ところで、本実施の形態 1 においては、この半導体チップ 2 の主面および裏面の両方が封止樹脂 3 によって被覆されている。そして、テープ基材 1 a の厚さ方向における半導体チップ 2 の位置を、TCP 全体の応力中立面 A と、半導体チップ 2 の応力中立面とが略一致するように設定している。すなわち、半導体チップ 2 を、TCP から受ける応力が最も小さい位置に配置している。これにより、外力が加わって TCP 全体が変形しても半導体チップ 2 が受ける応力は小さく、また、バイメタル効果による TCP 全体の反りを抑制することができるので、チップクラックや半導体装置の実装時における接続不良の発生率を大幅に低減することが可能となっている。

- 15 なお、応力中立面 A は、半導体チップ 2 の主面に対して平行な面であって、半導体チップ 2 の厚さ方向において半導体チップ 2 に加わる応力が中立となる面である。図 1 においては応力中立面 A を線分で示しているが、これは、その線上の位置において半導体チップ 2 の主面に平行な面を意味している。

- 20 このような半導体チップ 2 を封止する封止樹脂 3 は、例えばエポキシ系の樹脂からなり、その上下面の位置が、テープキャリア 1 の上下面の位置と一致するように形成されている。すなわち、封止樹脂 3 の厚さ D 1 とテープキャリア 1 の厚さ D 2 とが等しくなっている。これにより、TCP の全体の厚さをテープキャリア 1 の厚さにすることができる。したがって、平坦で、薄形の TCP 構造の半導体装置を得ることが可能となっている。なお、封止樹脂 3 は、トランスファーマールド法等によって成形されている。

- 25 次に、本実施の形態 1 の半導体装置の製造方法を図 4 ～ 図 10 によって説明する。

まず、図 4 に示すように、接着剤 1 b が片面に付された帯状のテープ基材 1 a の所定の箇所にデバイスホール 1 a 1 を形成する。

続いて、テープ基材 1 a の片面に、その片面に付された接着剤 1 b によって、

例えばCu箔を接着した後、そのCu箔をエッチング法等によってパターニングすることにより、図5に示すように、複数本のリード1cを形成する。この際、リード1cの一部にバンプ下地パターン1c1を形成するとともに、上記した銅箔層1c3（図2参照）も形成する。

- 5 その後、図6に示すように、テープ基材1aの片面にバンプ下地パターン1c1および突出したインナーリード1cが露出するようなソルダレジスト1dを形成した後、そのソルダレジスト1dをマスクとして、リード1cにおいてソルダレジスト1dから露出する部分に、例えばAuメッキを施す。この際、同時に、バンプ下地パターン1c1の表面および銅箔層1c3（図2参照）の表面にも、
- 10 例えばAuメッキを施す。これにより、テープキャリア1を製造する。

続いて、テープ基材1aのデバイスホール1a1内に半導体チップ2を収め、半導体チップ2のバンプ電極2aとリード1cとの位置合わせを行った後、一括方式のインナーリードボンディングにより、図7に示すように、バンプ電極2aとリード1cとを接合する。

- 15 その後、このように半導体チップ2を搭載したテープキャリア1を、図8に示すように、金型5内に収容した後、金型5のランナ5b内に送り込まれた熔融状態の封止樹脂を、サブランナ5c、ゲート5aおよびテープ基材1aの封止樹脂注入用の連通口1a2を通じてテープ基材1aのデバイスホール1a1と金型5で形成されるキャビティ内に注入する。なお、キャビティ内の空気は金型5における封止樹脂流出側に設けられたエアメントを通じて排気されるようになっている。
- 20

- この封止工程の際、本実施の形態1においては、封止樹脂注入用の連通口1a2を設けたことにより、封止樹脂を半導体チップ2の主面および裏面の面上に均等に流すことができるので、ボイド等が形成されるのを抑制することが可能となっている。
- 25

次いで、金型5から樹脂封止工程後のTCPを取り出す。この際、本実施の形態1においてはテープ基材1aにおいてサブランナ5cに面する部分にメッキの施された銅箔層1a3を形成したことにより、その部分におけるサブランナ内の樹脂の接着力を低下させることができるので、その部分に付着するサブランナ内

の樹脂を比較的容易に除去することが可能となっている。

このようにして、図9に示すように、半導体チップ2を封止樹脂3によって封止してTCPを製造する。本実施の形態1においては、半導体チップ2の主面および裏面の両方が封止樹脂3によって被覆されている。また、封止樹脂3の上下面の高さは、テープキャリア1の上下面の高さとも一致するように形成されている。

その後、このようなTCPに対して、エージング処理、選別検査および個片化処理を行った後、図10に示すように、リード1cのバンプ下地パターン1c1に、例えばPb-Sn合金からなるバンプ電極4を接合する。

10 このように、本実施の形態1によれば、以下の効果を得ることが可能となる。

(1). 半導体チップ2の主面および裏面の両方を封止樹脂3によって被覆したことにより、半導体チップ2がその主面および裏面から受ける応力を小さくすることが可能となっている。特に、半導体チップ2の位置を、TCP全体の応力中立面Aと、半導体チップ2の応力中立面とが略一致するように設定することにより、半導体チップ2を、TCPから受ける応力が最も小さい位置に配置することができ、外力によってTCP全体が変形しても半導体チップ2が受ける応力は小さく、また、バイメタル効果によるTCP全体の反りを抑制することができるので、チップクラックや半導体装置の実装時における接続不良の発生率を大幅に低減することが可能となる。

20 (2). テープ基材1aに樹脂封止工程時にゲートとして機能する封止樹脂注入用の連通口1a2を設けたことにより、半導体チップ2の主面および裏面の両方の面上に封止樹脂3を均一に注入することができるので、その封止樹脂3中にボイドやトラップが形成されるのを大幅に低減することが可能となる。

25 (3). テープ基材1aにおいて樹脂封止工程時に封止樹脂が接触する部分にメッキの施された銅箔層1a3を設けたことにより、この部分における封止樹脂3とテープキャリア1との接着力を低下させることができるので、樹脂封止工程後にTCPをサブランナから分離する際にサブランナに残された樹脂とテープキャリア1とを容易に剥離することが可能となる。

(4). 半導体チップ2の裏面をスピネッチング処理法等によって研磨することに

より、半導体チップ2を、例えば20～30 μ m程度まで薄くすることが可能となる。また、半導体チップ2の裏面を平滑にすることができるので、半導体チップ2を曲げ応力に対して強く割れ難い構造とすることが可能となる。

- (5). 封止樹脂3の厚さD1とテープキャリア1の厚さD2とが等しくなるように
- 5 成形したことにより、TCPの全体の厚さをテープキャリア1の厚さにすることが可能となる。したがって、平坦で、薄形のTCP構造の半導体装置を得ることが可能となる。

次に、本発明の他の実施の形態である半導体装置を図11によって説明する。

- 本実施の形態2の半導体装置の構造は、基本的に前記実施の形態と同じである。大きく異なるのは、リード1cのインナーリード部分はその厚さ方向に曲げられ、インナーリードがその厚さ方向に約50 μ mオフセットされた状態で半導体チップ2のバンプ電極2aと接合されているため、半導体チップ2の応力中立面A1とTCP全体の応力中立面Aとが若干ずれていることである。
- 10

- ただし、信頼性を確保する観点から、このTCP全体の応力中立面Aの位置と半導体チップ2の応力中立面A1との相対的なずれの許容範囲は、例えば±60 μ m以内としている。本実施の形態2において、そのずれは、例えば47.5 μ m程度である。
- 15

- このようにリード1cが曲げられ応力中立面A、A1にずれが生じている理由は、テープ基材1a等の構成部材の厚さの違い、インナーリードボンディング後のバンプ電極2aの高さの違いおよびボンディング時のヒートツール高さの設定値の違い等によるものである。本実施の形態2においては、テープキャリア1の全体の厚さは、例えば250 μ m程度であり、テープ基材1aの厚さは、例えば150 μ m程度であり、接着剤1bの厚さは、例えば20 μ m程度であり、リード1cの厚さは、例えば35 μ m程度であり、ソルダレジスト1dの厚さは、例えば25 μ m程度であり、インナーリードボンディング後のバンプ電極4aの高さは、例えば20 μ m程度である。
- 20
- 25

また、本実施の形態2において、前記実施の形態1と異なるのは、リード1cの端部に、例えばSnメッキ処理が施され、そのリード1cの端部がAuからなるバンプ電極2aに接合されている点である。したがって、リード1cとバンプ

電極 2 a とは、例えば Au-Sn 共晶接合によって接合されている。

ところで、本実施の形態 2 の応用として、例えば次のようにすることも可能である。上述のように半導体チップ 2 の応力中立面 A 1 と TCP 全体の応力中立面 A とが TCP の各構成部の厚さの違い等により若干ずれてしまう場合には、リー
5 ド 1 c の曲げ量を調節することで、そのずれを補正するようにしても良い。

すなわち、リード 1 c の曲げ量を変えることにより、テープ基材 1 a の厚さ方向における半導体チップ 2 の位置を、半導体チップ 2 の応力中立面 A 1 と TCP 全体の応力中立面 A とが一致するように設定するようにしても良い。これにより、TCP の各構成部の寸法等が種々変わったとしても、それに応じて、半導体
10 チップ 2 を最適な位置、すなわち、半導体チップ 2 に加わる応力が最も小さくなる位置に設定することが可能となる。

次に、本発明の他の実施の形態である半導体装置を図 1 2 によって説明する。

本実施の形態 3 の半導体装置の構造は、基本的に前記実施の形態と同じである。大きく異なるのは、以下の点である。

15 第 1 は、リード 1 c がその厚さ方向に曲げられてボンディングパッドに直接接合されている点である。リード 1 c の端部表面には、例えば Au メッキ処理が施されており、例えば A 1 等からなるボンディングパッドとシングルポイント超音波熱圧着法によって接合されている。

第 2 は、リード 1 c の他端がテープ基材 1 a の外周から突出され、その突出部
20 がガルウィング状に成形されている点である。この場合、前記実施の形態 1 の半導体装置のように外部端子をバンプ電極とする場合に比べて実装高さを低くすることが可能となっている。

次に、本発明の他の実施の形態である半導体装置を図 1 3 によって説明する。

本実施の形態 4 は、液状樹脂を滴下し加熱硬化させることにより、図 1 3 に示
25 すように封止樹脂 3 を形成する場合、いわゆるポッティング封止方法による場合の例である。

この場合の封止樹脂 3 も、上述のように応力中立面 A, A 1 (図 1 1 参照) を一致させるべく、半導体チップ 2 の主面および裏面の両面を被覆している。この封止樹脂 3 の厚さは、半導体チップ 2 の外周側 (厚さ D 1 a) ではテープキャリア

1の厚さD2程度に厚く、半導体チップ2の中央(厚さD1b側)に向かうにつれて次第に薄くなっている。

本実施の形態4においては、前記実施の形態1で得られた効果の他に、金型を使用することなく樹脂封止が可能なので、前記実施の形態1～3の場合よりも比較的簡単に半導体チップ2を封止することが可能となるという効果が得られる。

次に、本発明の他の実施の形態である半導体装置を図14～図21によって説明する。

まず、本実施の形態5の半導体装置の構造を図14および図15によって説明する。なお、図14は図15のXIV-XIV線の断面図である。また、図15においては図面を見易くするためソルダレジストおよび封止樹脂は図示していない。

本実施の形態5においては、前記実施の形態1で説明したTCPを複数個積み重ねて積層TCPを構成するとともに、各TCPの同じ信号および電源用のリード1cを各TCPのテープ基材1aを貫通する接続部6を通じて電氣的に接続し、その接続部6を最下層におけるTCP裏面のバンプ電極4に接続することにより積層TCPの外部に引き出す構造となっている。

積み重ねられた単体TCP間は接着剤1eによって接着されている。この接着剤1eは、単体TCPのテープキャリア1の一部を構成する部材であり、例えば熱可塑性のポリイミド樹脂からなる。ただし、最下層の単体TCPのリード1cは、ソルダレジスト1dによって被覆されている。

上記した接続部6は、接続孔6aと、接続孔6a内に埋め込まれた導体部6bとによって構成されている。接続孔6aは、テープキャリア1におけるリード1cのバンプ下地パターン1c1の位置に穿孔されている。

ただし、接続孔6aにおいて、リード1cのバンプ下地パターン1c1に穿孔された接続孔6aの孔径は、テープ基材1aに穿孔された接続孔6aの孔径よりも、例えば50μm程度小さく形成されている。これは、接続孔6a内においてリード1cのバンプ下地パターン1c1の一部が突出されるようにすることにより、接続孔6a内に埋め込まれた導体部6bが確実にリード1cと接触され、リード1cと電氣的に接続されるようにするためである。導体部6bは、例えばPb-Sn合金からなる。

このような積層TCP構造とすることにより、半導体チップ2の高密度実装が可能となっている。例えば1つの半導体チップ2に64MビットDRAMを形成した場合に、厚さ167 μ m程度の単体のTCPを8個積層したとすると、全体の厚さ1.3mm程度で64Mバイトの容量を有する積層TCPを得ることが可能となる。

次に、本実施の形態5の半導体装置の製造方法を図16～図21によって説明する。

まず、図16に示すように、接着剤1bが片面に付された帯状のテープ基材1aの所定の箇所にデバイスホール1a1および接続孔6aを機械的な打ち抜き加工法等によって形成する。

続いて、テープ基材1aの片面に、その片面に付された接着剤1bによって、例えばCu箔を接着した後、そのCu箔をエッチング法等によってパターンニングすることにより、図17に示すように、複数本のリード1cを形成するとともに、バンプ下地パターン1c1にテープ基材1a部分の接続孔6aよりも孔径の小さい接続孔6aを穿孔する。

その後、図18に示すように、銅箔パターン側に、例えば熱可塑性のポリイミド樹脂からなる接着剤1eを設けた後、その接着剤1eの一部をリード1cのバンプ下地パターン1c1部分および突出したインナーリード部1cが露出するように除去する。

次いで、その接着剤1eをマスクとして、リード1cにおいて接着剤1eから露出する部分に、例えばAuメッキを施す。これにより、テープキャリア1を製造する。

続いて、テープ基材1aのデバイスホール1a1内に半導体チップ2を収め、半導体チップ2のバンプ電極2aとリード1cとの位置合わせを行った後、一括方式のインナーリードボンディングにより、図19に示すように、バンプ電極2aとリード1cとを接合する。

その後、このように半導体チップ2を実装したテープキャリア1を、図8に示したように、金型5内に收容した後、金型5のランナ5b内に送り込まれた熔融状態の封止樹脂を、サブランナ5c、ゲート5aおよびテープ基材1aの封止樹脂

脂注入用の連通口 1 a 2 を通じてテープ基材 1 a のデバイスホール 1 a 1 と金型 5 とで形成されるキャビティ内に注入する。なお、キャビティ内の空気は金型 5 における封止樹脂流出側に設けられたエアベントを通じて排気されるようになっている。この際、本実施の形態 5 においても、封止樹脂注入用の連通口 1 a 2 を 5 設けたことにより、封止樹脂を半導体チップ 2 の主面および裏面の面上に均等に流すことができるので、ボイド等が形成されるのを抑制することが可能となっている。

次いで、金型 5 から樹脂封止工程後の T C P を取り出す。この際、本実施の形態 5 においても、テープ基材 1 a においてサブランナ 5 c に面する部分にメッキ 10 が施された銅箔層 1 a 3 を形成したことにより、そのサブランナ 5 c 内に残された樹脂とテープキャリア 1 との接着力を低下させることができるので、その部分に付着するサブランナ 5 c 内の樹脂を比較的容易に除去することが可能となっている。

このようにして、図 20 に示すように、半導体チップ 2 を封止樹脂 3 によって 15 封止して単体 T C P を製造する。本実施の形態 5 においても、半導体チップ 2 の主面および裏面の両方が封止樹脂 3 によって被覆されている。また、封止樹脂 3 の上下面の高さは、テープキャリア 1 の上下面の高さとも一致するように形成されている。

続いて、このような単体 T C P に対して、エージング処理、選別検査および個 20 片化処理を行った後、本実施の形態 5 においては、図 21 に示すように、上述のようにして製造された単体 T C P を、各々の接続孔 6 a 位置が合うようにした状態で複数個積み重ねる。ただし、最下層の単体 T C P の裏面には接着剤 1 e ではなく、ソルダレジスト 1 d がバンプ下地パターン 1 c 1 を露出させた状態で形成されている。

25 その後、単体 T C P 間に介在される接着剤 1 e を用いて単体 T C P 同士を熱圧着法等によって接合することにより積層 T C P を形成する。すなわち、単体 T C P の形成工程時に形成される接着剤 1 e を用いて複数個の単体 T C P を積み重ね接合するので、製造工程の増加を招くことなく積層 T C P を製造できる。

次いで、その積層 T C P の接続孔 6 a 内に、例えば P b - S n 等からなる半田

ペーストを充填した後、リフロ処理を施すことにより、接続孔 6 a 内に図 1 4 に示した導体部 6 b を形成する。これにより、積み重ねられた単体 T C P 間を一括して電氣的に接続することが可能となっている。

続いて、積層 T C P の最下層の単体 T C P におけるリード 1 c のバンプ下地パターンに、例えば P b - S n 等からなるバンプ電極 4 を接合することにより、本実施の形態 5 の積層 T C P 構造を有する半導体装置を製造する。

このように、本実施の形態 5 によれば、前記実施の形態 1 で得られた効果の他に、以下の効果を得ることが可能となる。

(1). 薄形の単体 T C P を複数個積み重ねて積層 T C P を構成することにより、薄形で小さな積層 T C P でありながら、半導体チップ 2 の実装密度を大幅に向上させることが可能となる。

(2). 単体 T C P の一部を構成し、単体 T C P の形成工程時に形成される接着剤 1 e によって複数個の単体 T C P 同士を接合することにより、製造工程の増加を招くことなく積層 T C P を製造することが可能となる。

次に、本発明の他の実施の形態を説明する。本実施の形態 6 においては、半導体装置の構造は前記実施の形態 5 とほぼ同じである。大きく異なるのは、その製造方法なので、以下、その製造方法を図 2 2 ~ 図 2 5 によって説明する。

まず、図 2 2 に示すように、前記実施の形態 1 と同様にして、単体 T C P を製造する。この単体 T C P には、テープ基材 1 a の上下面を貫通する接続孔 6 a が穿孔されている。

続いて、図 2 3 に示すように、単体 T C P の接続孔 6 a 内に、例えば P b - S n 等からなる半田ペースト 6 b 1 を印刷法により形成する。その後、このような単体 T C P を複数個用意した後、各単体 T C P をその接続孔 6 a の位置が合うようにした状態で積み重ねる。そして、各単体 T C P の接続孔 6 a 内の半田ペースト 6 b 1 の粘着性を利用して積み重ねられた単体 T C P 同士を仮止めする。

その後、このように積み重ねられ、仮止めされた状態の複数個の単体 T C P に対してリフロー処理を施し、各単体 T C P の接続孔 6 a 内の半田ペースト 6 b 1 を溶融する。

これにより、各単体 T C P の接続孔 6 a 内の半田ペースト 6 b 1 を一体的にし

て図24に示すように導体部6bを形成するとともに、積層TCPを製造する。このように本実施の形態6においては、単体TCP同士を、接着剤で接合するのではなく、導体部6bによって接合することが可能となっている。

- 最後に、図24に示すように、積層TCPの最下層の単体TCPにおけるリード1cのバンプ下地パターン1c1に、例えばPb-Sn等からなるバンプ電極4を接合することにより、本実施の形態6の積層TCP構造を有する半導体装置を製造する。

次に、本発明の他の実施の形態である半導体装置を図26～図30によって説明する。

- 10 まず、本実施の形態7の半導体装置の構造を図26によって説明する。なお、本実施の形態7の半導体装置の平面図は前記実施の形態5の説明で用いた図15と同じである。

- 15 本実施の形態7においては、積層TCPの封止樹脂3が、個々のテープキャリア1毎に分離されておらず、一体成形されて複数の半導体チップ2を封止する構造となっている。また、最下層のテープ基材1aにおける封止樹脂注入用の連通口1a2の近傍（前記実施の形態1, 5と同じ位置）のみに、前記したメッキが施された銅箔層1a3が形成されている。それ以外の構造は前記実施の形態5と同じである。

- 20 このような本実施の形態7の半導体装置においては、個々の半導体チップ2を封止する封止樹脂3間に隙間が形成されていないので、前記実施の形態5に比べて積層パッケージの機械的な強度を向上させることができるとともに、耐湿性を向上させることが可能となっている。

- 25 次に、本実施の形態7の半導体装置の製造方法を図27～図30によって説明する。なお、本実施の形態7におけるテープキャリアの製造工程は、前記実施の形態5において図16～図18を用いて説明したのと同じなので説明を省略する。また、図29は図15のXXIX-XXIX線の断面図である。

まず、図27に示すように、テープ基材1aのデバイスホール1a1内に半導体チップ2を収め、半導体チップ2のバンプ電極2aとリード1cとの位置合わせを行った後、一括方式のインナーリードボンディングにより、バンプ電極2a

とリード1 cとを接合する。

続いて、このように半導体チップ2を搭載したテープキャリア1を、図28に示すように、複数個積み重ねた後、テープキャリア1間の接着剤1 eを用いて熱圧着法によって仮止めする。

- 5 ここで、本実施の形態7においては、積み重ねられたテープ基材1 aの封止樹脂注入用の連通口1 a 2の平面位置が一致しており、積み重ねられたテープ基材1 aの厚さ方向に延びて形成されている状態になっている。また、最下層の単体TCPの裏面には接着剤1 eではなく、ソルダレジスト1 dがパンプ下地パターン1 c 1を露出させた状態で形成されている。

- 10 その後、図29に示すように、積み重ねられたテープキャリア1を、金型5内に収容する。この金型5は、積み重ねられたテープキャリア1内の各半導体チップ2を一括して封止可能な成形金型構造となっている。

- 次いで、金型5のランナ5 b内に送り込まれた熔融状態の封止樹脂を、サブランナ5 c、ゲート5 aおよびテープ基材1 aの封止樹脂注入用の連通口1 a 2を
15 通じてテープ基材1 aのデバイスホール1 a 1と金型5とで形成されるキャビティ内に注入する。なお、キャビティ内の空気は金型5における封止樹脂流出側に設けられたエアイベントを通じて排気されるようになっている。

- この際、本実施の形態7においては、金型5のゲートから注入された熔融状態の封止樹脂を、テープ基材1 aの厚さ方向に延びる封止樹脂注入用の連通口1 a
20 2を通じて、積み重ねられたテープキャリア1の各層における半導体チップ2の主面および裏面に均等に流すことができる。これにより、積層TCPの封止樹脂2中にボイド等が形成されるのを抑制することが可能となっている。すなわち、積み重ねられたテープキャリア1の各半導体チップ2を安定した状態で一括して封止することが可能となっている。なお、図29の矢印は熔融状態の封止樹脂の
25 流れる方向を示している。

次いで、金型5から樹脂封止工程後のTCPを取り出す。この際、本実施の形態7においては最下層のテープ基材1 aにおいてサブランナ5 cに面する部分にメッキが施された銅箔層1 a 3が形成されていることにより、その部分における封止樹脂3の接着力を低下させることができるので、その部分に付着する封止樹脂

脂 3 を比較的容易に除去することが可能となっている。

- このようにして、図 30 に示すように、複数の半導体チップ 2 を封止樹脂 3 によって一括封止することにより積層 TCP を製造する。本実施の形態 7 においても、各半導体チップ 2 の主面および裏面の両方が封止樹脂 3 によって被覆されている。また、封止樹脂 3 の上下面の高さは、最上層のテープキャリア 1 の上面および最下層のテープキャリア 1 の下面の高さと一致するように形成されている。

続いて、このような積層 TCP に対して、エージング検査および選別検査等を行った後、その積層 TCP の接続孔 6 a 内に、例えば Pb-Sn 等からなる半田ペーストを充填する。

- その後、積層 TCP に対してリフロー処理を施すことにより、接続孔 6 a 内に図 26 に示した導体部 6 b を形成した後、積層 TCP の最下層のテープキャリア 1 におけるリード 1 c のバンプ下地パターン 1 c 1 に、例えば Pb-Sn 等からなるバンプ電極 4 を接合することにより、本実施の形態 7 の積層 TCP 構造を有する半導体装置を製造する。

- このように、本実施の形態 7 によれば、前記実施の形態 5 で得られた効果の他に以下の効果を得ることが可能となる。

- (1). 積層 TCP の封止樹脂 3 を一体成形したことにより、個々の半導体チップ 2 を封止する封止樹脂 3 間に隙間が形成されていないので、前記実施の形態 5 に比べて積層パッケージの機械的な強度を向上させることができるとともに、耐湿性を向上させることが可能となる。したがって、半導体装置の信頼性を向上させることが可能となる。

(2). 積層 TCP の封止樹脂 3 を一括成形したことにより、製造工程数を低減することが可能となる。

- 次に、本発明の他の実施の形態 8 である半導体装置を図 31 および図 32 によって説明する。なお、図 31 は図 32 の XXXI-XXXI 線の断面図を示している。また、図 32 においては封止樹脂およびソルダレジストを図示していない。

本実施の形態 8 は、本発明を、例えば DRAM (Dynamic Random Access Memory) に適用した場合について説明したものであり、半導体装置の構造は、前記実施の形態 5 で説明した構造とほぼ同じである。

図32において、VCC, VSS, I/O, RAS, CAS, WE, OE, Addressは各リード1cに割り当てられた電源または信号を意味しており、VCCは高電位の電源電圧、VSSは低電位の電源電圧、I/Oは入出力信号、RASはロウアドレスストロブ信号、CASはカラムアドレスストロブ信号、WEはライトイネーブル信号、OEはアウトプットイネーブル信号、Addressはアドレス信号を意味している。

ところで、本実施の形態8においては、例えば半導体チップ2のほぼ中央にチップセレクト端子として機能する4個のCAS用のボンディングパッド2b1が配置されている。これらのCAS用のボンディングパッド2b1は半導体チップ2内においてチップ内配線によって電氣的に接続されている。

そして、その4個のCAS用のボンディングパッド2b1のうちの1つは、その上にバンパ電極2aが設けられ、それを介してリード1cと電氣的に接続されている。すなわち、チップセレクトされるボンディングパッド2b1にはバンパ電極2aが設けられ、リード1cが電氣的に接続されている。

しかし、それ以外のCAS用のボンディングパッド2b1上にはバンパ電極2aが形成されておらず、リード1cとも電氣的に接続されていない。すなわち、本実施の形態8においては、ボンディングパッド2b上にバンパ電極2aを設けるか否かによって接続経路を変えている。これにより、積層TCP構造とした場合に生じる配線経路の変更に対して、その変更に対応できる別のテープキャリア1を新たに製造し直すのではなく、1種類の同じテープキャリア1によって柔軟に対応することが可能となっている。したがって、接続経路が変更される度にテープキャリア1の設計、製造および検査を行う必要がなくなるので、製品の製造時間を大幅に短縮することができるとともに、製品の製造コストを下げることが可能となっている。

また、上述の例においては、バンパ電極2aの有無によって接続経路を変更したが、これに限定されるものではない。例えば前記実施の形態3で説明したように、Au等がメッキされたリード1cの先端とボンディングパッド2bとをバンパ電極2aを介さないで接続するような構造の場合には、シングルポイントボンディングによってリード1cとボンディングパッド2bとを接合する際に、チッ

プセレクトされないボンディングパッド 2 b にはボンディング処理を行わないようにすれば良い。すなわち、シングルポイントボンディング操作によって接続経路を変えても良い。

5 このように、本実施の形態 8 によれば、前記実施の形態 5 で得られた効果の他に以下の効果を得ることが可能となる。

(1). ボンディングパッド 2 b 上にバンプ電極 2 a を設けるか否かによって接続経路を変えることにより、配線経路の変更に対して、その変更に対応できる別のテープキャリア 1 を新たに製造し直すのではなく、1 種類の同じテープキャリア 1 で柔軟に対応することが可能となる。したがって、製品の製造時間を大幅に短縮することができるとともに、製品の製造コストを低減することが可能となる。

10

次に、本発明の他の実施の形態である半導体装置を図 3 3 によって説明する。

本実施の形態 9 においては、積層 T C P を構成する各層のテープキャリア 1 の側面からリード 1 c が突出されガルウィング状に成形されて実装基板 7 上のランド 7 a と電氣的に接続されている。

15 次に、本発明の他の実施の形態である半導体装置を図 3 4 によって説明する。

本実施の形態 1 0 においては、積層 T C P を構成する最下層のテープキャリア 1 の側面からリード 1 c が突出され、さらにガルウィング状に成形されて実装基板 7 上のランド 7 a と電氣的に接続されている。

次に、本発明の他の実施の形態である半導体装置を図 3 5 によって説明する。

20 本実施の形態 1 1 においては、積層 T C P の各テープキャリア 1 に形成された接続孔 6 a 内に挿入された導体ピン 6 c が、接続孔 6 a 内に充填された導体部 6 b によって固定されて接続部 6 が形成されている。

この導体ピン 6 c は、各層のテープキャリア 1 の同じ電氣的機能のリード 1 c 同士を電氣的に接続しているとともに、その一端が積層 T C P の下面から突出されて外部端子を形成している。すなわち、この導体ピン 6 c の突出部が実装基板の接続孔内に挿入されることにより、積層 T C P が実装基板上に実装されるとともに、積層 T C P 内の半導体チップ 2 と実装基板の配線とが電氣的に接続されるようになっていく。

25

このように本実施の形態 1 1 においては、前記実施の形態 5 で得られた効果の

他に、以下の効果を得ることが可能となる。

(1). 外部端子を導体ピン 6 c とすることにより、外部端子をバンプ電極やガルウ
ィング状に成形したリードで構成する場合に比べて製品のコストを低減すること
が可能となる。

- 5 (2). 積層 T C P の接続孔 6 a 内に強度の強い導体ピン 6 c を挿入することによ
り、積層 T C P の強度を向上させることが可能となる。

次に、本発明の他の実施の形態である半導体装置を図 3 6 ～図 3 9 によって説
明する。

- 本実施の形態 1 2 においては、図 3 6 に示すように、積層 T C P を構成する各
10 層のテープキャリア 1 の側面から突出されたリード 1 c が、図 3 6 の下方に曲げ
られ、その各層のリード 1 c の先端を実装基板 7 のランド 7 a 上において重なっ
た状態で成形されている。

- このリード 1 c の撓みにより、リード 1 c 構成の機械的強度を比較的簡単に低
コストで向上させることができる上、積層 T C P と実装基板 7 との熱膨張差に起
15 因する応力を吸収することが可能となっている。したがって、実装後の半導体装
置の信頼性を向上させることが可能となっている。

次に、本実施の形態 1 2 の半導体装置の製造方法を図 3 7 ～図 3 9 によって説
明する。

- まず、図 3 7 に示すように、前記実施の形態 5 と同様に単体 T C P を複数個積
20 み重ねて接着することにより、積層 T C P を形成する。この段階では、各テー
プキャリア 1 の側面からはリード 1 c が直線状に延在されている。

- 続いて、積層 T C P の各テープキャリア 1 の側面から直線状に突出するリード
1 c の上方からリード成形金型を押し当てることにより、図 3 8 に示すように、
リード 1 c の先端が重なるようにした状態で複数のリード 1 c を一括して成形す
25 る。

その後、成形工程によって折り曲げられた複数のリード 1 c の先端を切断する
ことにより、図 3 9 に示すように、重ねられた複数のリード 1 c のリード先端を
揃え、本実施の形態 1 2 の半導体装置を製造する。

このように、本実施の形態 1 2 によれば、前記実施の形態 5 で得られた効果の

他に以下の効果を得ることが可能となる。

- (1). 比較的簡単に、低コストで、リード構成の機械的強度を向上させることが可能となる。
- (2). リード1cのアウトーリード部を撓んだ状態で成形したことにより、積層TCPと実装基板7との熱膨張差を吸収することが可能となる。

次に、本発明の他の実施の形態である半導体装置を図40および図41によって説明する。なお、図41は図40のXXXXI-XXXXI線の断面図であり、樹脂封止工程における半導体チップおよび成形金型の断面図を示している。

- 本実施の形態13においては、図40および図41に示すように、テープ基材1aにおいてデバイスホール1a1の他方の短辺側、上記した封止樹脂注入用の連通口1a2に対向する位置に、そのデバイスホール1a1からテープ基材1aの外周短辺方向に延びる空気排出用の連通口1a4が形成されている。この空気排出用の連通口1a4は、例えば平面T字状に形成されている。

- この空気排出用の連通口1a4は、金型5のエアメントとキャビティとを連通する開口部であり、ここにキャビティ内の余分な溶融樹脂を流すことにより、キャビティ内の空気をキャビティ外部に排出するために設けられている。すなわち、空気排出用の連通口1a4は、樹脂封止時におけるエアメントの一部として機能する。なお、空気排出用の連通口1a4内においては樹脂に空気が混じってしまうても良い。

- これにより、半導体チップ2の主面および裏面の両方を被覆する封止樹脂3内に空気が残るのを低減することができるので、その封止樹脂3中にボイドやトラップが形成されるのを大幅に低減することが可能となっている。

- なお、図41の矢印は封止樹脂3の流入方向を示している。また、このようなテープ基材1aを用いて前記実施の形態5等で説明した積層TCPを構成する場合には、前記実施の形態5等と同様に、リード1cのバンプ下地パターン1c1の位置に接続孔を穿孔しておくが良い。

このように、本実施の形態13によれば、前記実施の形態1, 5で得られた効果の他に、以下の効果を得ることが可能となる。

- (1). テープ基材1aにおいてデバイスホール1a1の他方の短辺側に、そのデバ

イスホール 1 a 1 からテープ基材 1 a の外周短辺方向に延びエアベントの一部として機能する空気排出用の連通口 1 a 4 を設けたことにより、半導体チップ 2 の主面および裏面の両方を被覆する封止樹脂 3 内に空気が残るのを低減することができるので、その封止樹脂 3 中にボイドやトラップが形成されるのを大幅に低減
5 することが可能となる。したがって、半導体装置の信頼性をさらに向上させることが可能となる。

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態 1 ～ 1 3 に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

10 例えば前記実施の形態 5 等においては、積層 T C P の単体 T C P 間を接続する接続孔内に半田ペーストを充填した場合について説明したが、これに限定されるものではなく種々変更可能であり、例えば導電性樹脂ペーストを充填しても良い。この場合、導電性樹脂ペーストを接続孔内に充填した後、熱硬化処理を施すことにより、接続孔内に導電性樹脂ペースト硬化物を形成し、各単体 T C P 間を
15 電氣的に接続する。

また、例えばその接続孔内の導体部をメッキ処理を施すことにより形成しても良い。この場合、従来から使用されているメッキ処理によって接続孔内に導体部を形成するので、比較的容易に導体部を形成することが可能となる。

20 産業上の利用可能性

以上のように、本発明の半導体装置は、コンピュータ、携帯電話またはビデオカメラ等のような電子機器や I C (Integrated Circuit) カードやメモ리카ードに内蔵される半導体装置に用いて好適なものである。

請 求 の 範 囲

1. テープキャリアに設けられたデバイスホール内に半導体チップを配置し、前記テープキャリアに設けられたリードの一端と、前記半導体チップの外部端子とを電氣的に接続してなる半導体装置であって、前記半導体チップの厚さを前記テープキャリアの厚さよりも薄くするとともに、前記半導体チップをその主面および裏面の両方が被覆されるように封止樹脂で封止したことを特徴とする半導体装置。
- 5
2. 請求項 1 記載の半導体装置において、前記半導体チップを、前記テープキャリアの厚さ方向位置において半導体チップの主面に平行な応力中立面に配置したことを特徴とする半導体装置。
- 10
3. 請求項 1 記載の半導体装置において、前記リードをその厚さ方向に曲げて前記外部端子と電氣的に接続したことを特徴とする半導体装置。
4. 請求項 1 記載の半導体装置において、前記封止樹脂の上下面の高さ位置を、前記テープキャリアの上下面の高さ位置と一致させたことを特徴とする半導体装置。
- 15
5. 請求項 1 記載の半導体装置において、前記テープキャリアの一部に、前記封止樹脂の成形工程において用いる金型のゲートと前記デバイスホールとを連通させる封止樹脂注入用の連通口を形成したことを特徴とする半導体装置。
6. 請求項 5 記載の半導体装置において、前記テープキャリアに、前記封止樹脂の成形工程において用いる金型のエアベントと前記テープキャリアのデバイスホールとを連通させるエア排出用の連通口を形成したことを特徴とする半導体装置。
- 20
7. 請求項 5 記載の半導体装置において、前記封止樹脂注入用の連通口の近傍における前記テープキャリアの表面であって、前記封止樹脂の成形工程に際して封止樹脂が接触する部分にメッキが施された金属層を形成したことを特徴とする半導体装置。
- 25
8. 請求項 1 記載の半導体装置において、前記テープキャリアに、前記封止樹脂の成形工程において用いる金型のエアベントと前記テープキャリアのデバイスホールとを連通させるエア排出用の連通口を形成したことを特徴とする半導体装置。

置。

9. 請求項1記載の半導体装置において、前記リードの他端側に、半導体装置を実装するための実装基板の配線と電氣的に接続されるバンプ電極を設けたことを特徴とする半導体装置。

- 5 10. 請求項1記載の半導体装置において、前記リードの他端側を、前記テープキャリアの外周から突出させることにより、半導体装置を実装するための実装基板の配線と電氣的に接続されるアウターリード部を形成したことを特徴とする半導体装置。

- 10 11. 請求項1記載の半導体装置において、前記半導体チップはその裏面がスピ
ンエッチング法によって研磨されたことを特徴とする半導体装置。

12. 請求項1記載の半導体装置において、前記テープキャリアの厚さが300 μm 以下で、前記半導体チップの厚さが150 μm 以下であり、前記半導体チップの応力中立面と半導体装置全体の応力中立面との相対的なずれ量が $\pm 60 \mu\text{m}$ 以内としたことを特徴とする半導体装置。

- 15 13. 請求項1記載の半導体装置において、前記半導体チップの外部端子に金バ
ンプ電極を設け、前記金バンプ電極と前記リードの一端とを接合したことを特徴
とする半導体装置。

14. 請求項1記載の半導体装置において、前記リードの一端にメッキ処理を施
し、そのリードの端部と、前記半導体チップの外部端子とを直接接合したことを
20 特徴とする半導体装置。

15. 複数個積み重ねられたテープキャリアの各々のデバイスホール内に、前記
テープキャリアの厚さよりも薄い半導体チップが配置され、前記複数個積み重ね
られたテープキャリアの各々に設けられたリードの一端と、前記各々のデバイス
ホール内の半導体チップの外部端子とが電氣的に接続され、前記半導体チップの
25 各々はその主面および裏面の両方が封止樹脂で被覆され、前記複数個積み重ねら
れたテープキャリアの各々の共通信号用および電源用のリード同士が電氣的に接
続されて実装基板の配線と電氣的に接続される接続端子として外部に引き出され
た積層パッケージ構造を有することを特徴とする半導体装置。

16. 請求項15記載の半導体装置において、前記積層パッケージ構造は、単体

パッケージを複数個積み重ねてなり、前記単体パッケージは、1個のテープキャリアのデバイスホール内に、前記リードの一端と前記半導体チップの外部端子とが電氣的に接続された状態で配置された半導体チップを封止樹脂で封止してなることを特徴とする半導体装置。

- 5 17. 請求項15記載の半導体装置において、前記積層パッケージ構造は、前記半導体チップの各々が、一括成形された同一の封止樹脂によって封止されてなることを特徴とする半導体装置。

- 10 18. 請求項15記載の半導体装置において、前記複数個積み重ねられたテープキャリアの各々に、前記リードの一部が露出するような接続孔を穿孔するとともに、その接続孔内に導体材料を埋め込むことによって、前記複数個積み重ねられたテープキャリアの各々の共通信号用および電源用のリード同士を電氣的に接続したことを特徴とする半導体装置。

- 15 19. 請求項18記載の半導体装置において、前記接続孔内に埋め込まれた導体材料の一端に、前記接続端子としてバンプ電極を設けたことを特徴とする半導体装置。

- 20 20. 請求項18記載の半導体装置において、前記接続孔内に、前記リードの一部が突出するようにしたことを特徴とする半導体装置。

21. 請求項15記載の半導体装置において、前記複数個積み重ねられたテープキャリアの各々に、前記リードの一部が露出するような接続孔を穿孔するとともに、その接続孔内にメッキ処理を施すことにより、前記複数個積み重ねられたテープキャリアの各々の共通信号用および電源用のリード同士を電氣的に接続したことを特徴とする半導体装置。

- 25 22. 請求項15記載の半導体装置において、前記複数個積み重ねられたテープキャリアの各々に前記リードの一部が露出するような接続孔を穿孔するとともに、その接続孔内に導体ピンを挿入することにより、前記複数個積み重ねられたテープキャリアの各々の共通信号用および電源用のリード同士を電氣的に接続するとともに、前記接続端子として前記導体ピンの一端を前記積層パッケージの実装面側から突出させたことを特徴とする半導体装置。

23. 請求項15記載の半導体装置において、前記複数個積み重ねられたテープ

キャリアの各々のリードの他端を各テープキャリアの外周から突出させて、その突出させたリード部分を、前記複数個積み重ねられたテープキャリアの各々の共通信号用および電源用のリード同士が電氣的に接続されるように折り曲げて重ねたことを特徴とする半導体装置。

- 5 24. 請求項15記載の半導体装置において、前記半導体チップとリードとの接続経路を変更すべく、前記半導体チップの所定の外部端子上にバンプ電極を接合するのを禁止したことを特徴とする半導体装置。
25. テープキャリアに設けられたデバイスホール内に半導体チップを配置し、前記テープキャリアに設けられたリードの一端と、前記半導体チップの外部端子とを電氣的に接続してなる半導体集積回路装置の製造方法であって、
- 10 (a) 前記デバイスホールの周囲にリードを配置し、所定厚さを有するテープキャリアを準備する工程と、
- (b) 前記テープキャリアの厚さよりも薄く、かつ、外部端子を有する半導体チップを準備する工程と、
- 15 (c) 前記テープキャリアのデバイスホール内に、前記テープキャリアの厚さよりも薄い半導体チップを配置した後、前記半導体チップの外部端子と前記リードの一端とを電氣的に接続する工程と、
- (d) 前記半導体チップをその主面および裏面の両方が被覆されるように封止樹脂によって封止する工程とを有することを特徴とする半導体装置の製造方法。
- 20 26. 請求項25記載の半導体装置の製造方法において、
- 前記封止工程に際して、前記封止樹脂を成形金型のゲートから前記テープキャリアに形成された封止樹脂注入用の連通口を通じてデバイスホール内に注入することを特徴とする半導体装置の製造方法。
27. 請求項25記載の半導体装置の製造方法において、
- 25 (a) 前記テープキャリアに前記リードの一部が内壁面から露出するような接続孔を穿孔する工程と、
- (b) 前記封止工程により成形された単体パッケージを、前記接続孔の形成位置が一致するように複数個積み重ねて積層パッケージを形成する工程とを有することを特徴とする半導体装置の製造方法。

28. 請求項27記載の半導体装置の製造方法において、

(a) 前記単体パッケージを複数個積み重ねる工程に先立って、予め各々のテープキャリアの接続孔内に導体ペーストを埋め込む工程と、

5 (b) 前記導体ペーストの埋め込まれた単体パッケージを積み重ねて積層パッケージを成形した後、前記積層パッケージに対して熱処理を施して、前記各々のテープキャリアに穿孔されている接続孔内における導体ペーストを溶融して一体とする工程とを有することを特徴とする半導体装置の製造方法。

29. 請求項27記載の半導体装置の製造方法において、

10 (a) 前記単体パッケージを接着剤によって複数個積み重ねて積層パッケージを形成する工程と、

(b) 前記積層パッケージの各々のテープキャリアに穿孔されている接続孔内に導体ペーストを埋め込む工程と、

(c) 前記積層パッケージに対して熱処理を施す工程とを有することを特徴とする半導体装置の製造方法。

15 30. 請求項25記載の半導体装置の製造方法において、

前記半導体チップの外部端子とリードとをシングルポイントボンディング法によって接合するとともに、接続経路の変更に応じて、前記外部端子のうちの所定の外部端子と所定のリードとは接合しないようにすることを特徴とする半導体装置の製造方法。

20 31. (a) デバイスホール周囲にリードを配置し、所定厚さを有するテープキャリアを準備する工程と、

(b) 前記テープキャリアの厚さよりも薄く、かつ、外部端子を有する半導体チップを準備する工程と、

25 (c) 前記テープキャリアに形成されたデバイスホール内に、前記テープキャリアの厚さよりも薄い半導体チップを配置した後、前記半導体チップの外部端子と前記リードの一端とを電氣的に接続する工程と、

(d) 前記外部端子とリードとを電氣的に接続した後のテープキャリアを複数個積み重ねた後、その各々のテープキャリアのデバイスホール内に配置された各々の半導体チップを封止樹脂によって一括して封止する工程とを有することを特徴

とする半導体装置の製造方法。

32. 請求項31記載の半導体装置の製造方法において、

前記封止工程に際して、前記封止樹脂を成形金型のゲートから前記各々のテープキャリアの一部に形成された封止樹脂注入用の連通口を通じて各々のデバイス

5 ホール内に注入することを特徴とする半導体装置の製造方法。

図 1

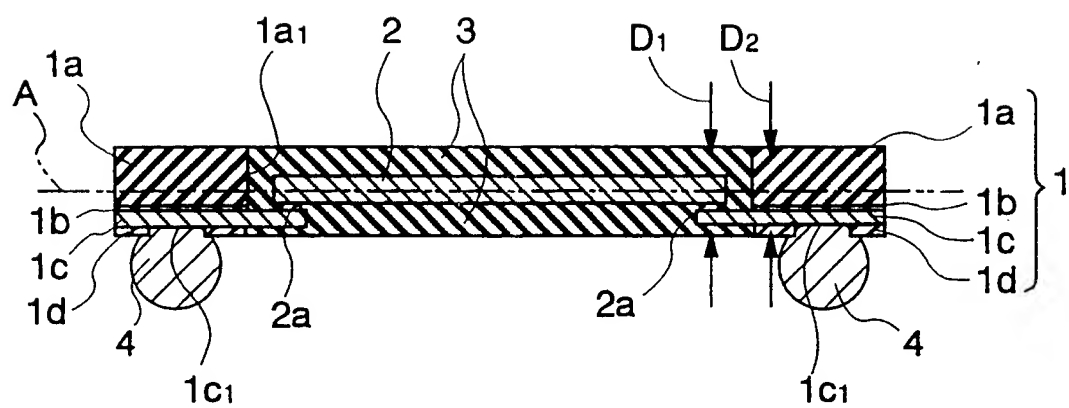


图 2

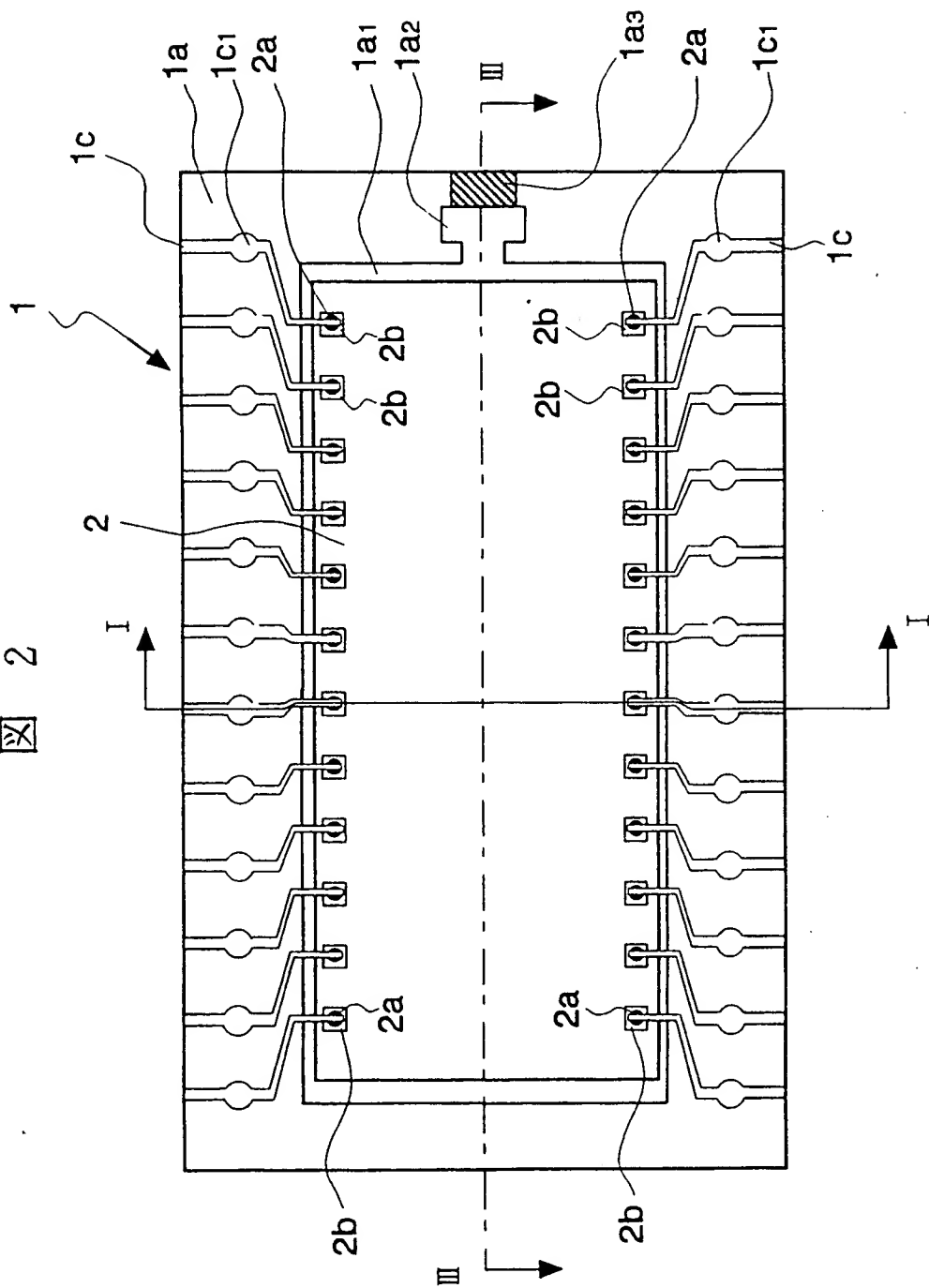


图 3

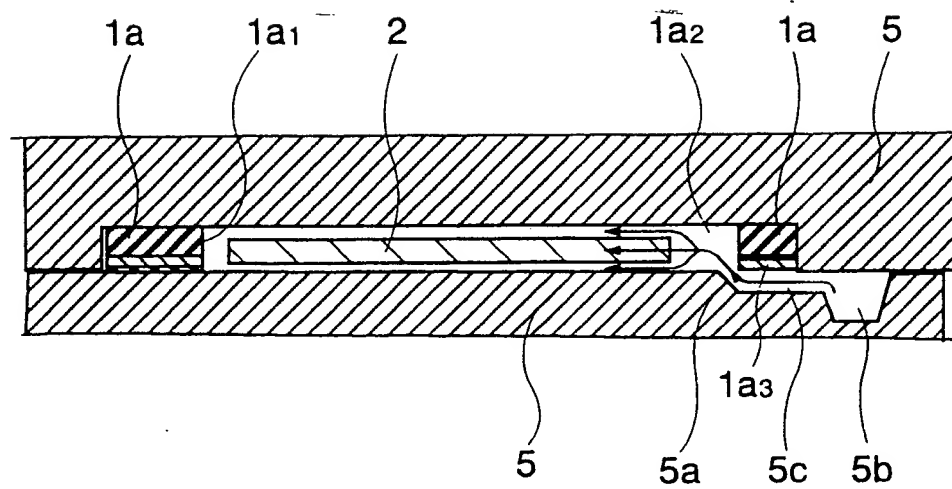


図 4

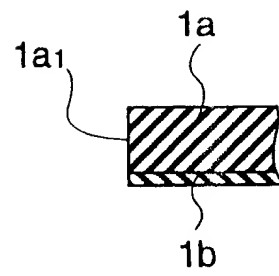
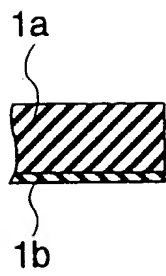


図 5

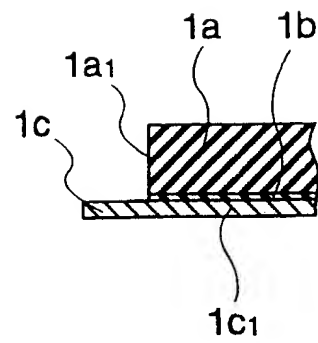
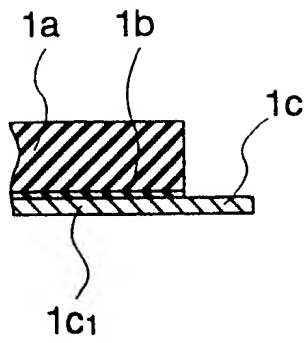


図 6

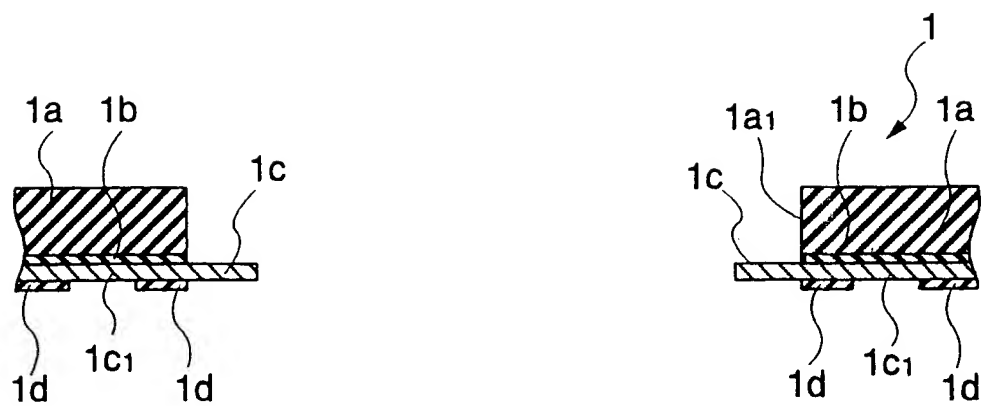


図 7

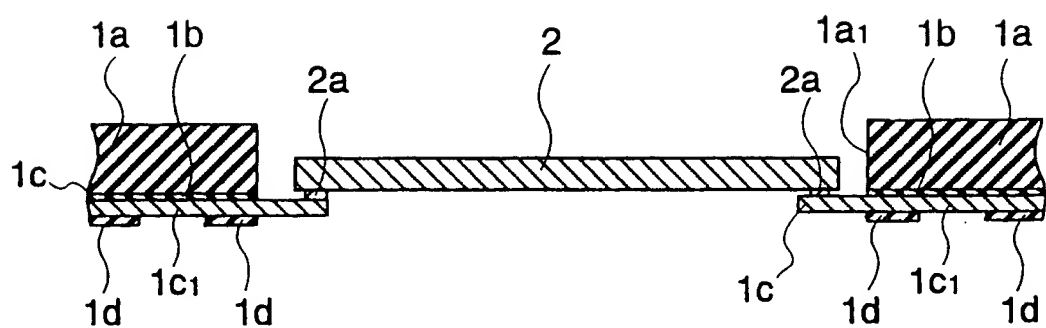


図 8

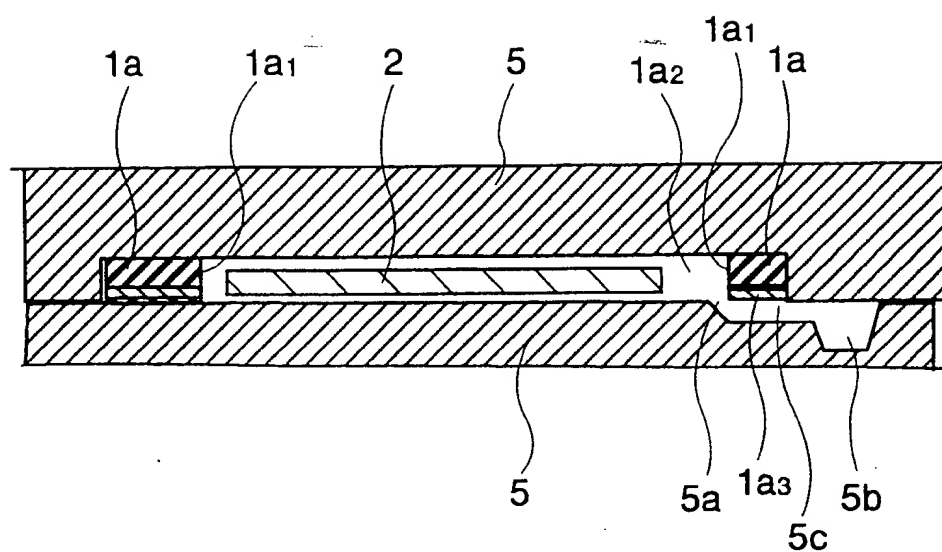


図 9

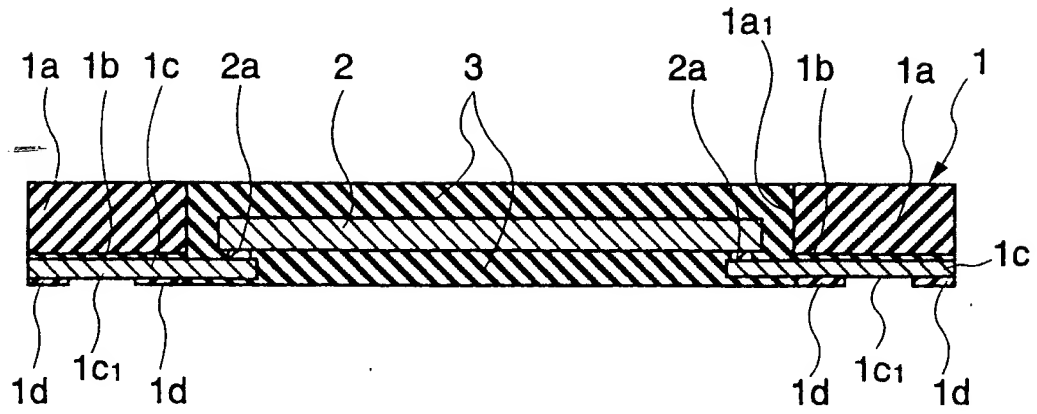


図 10

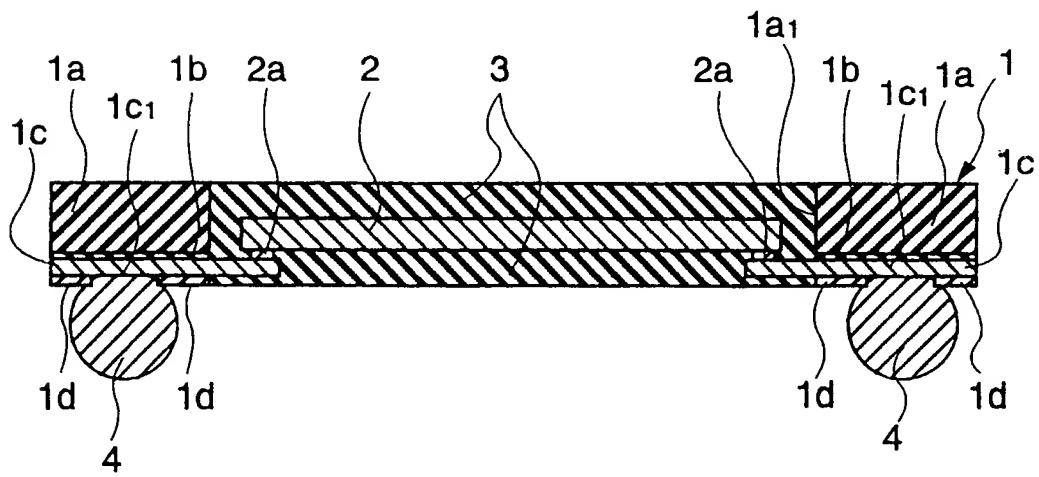


图 11

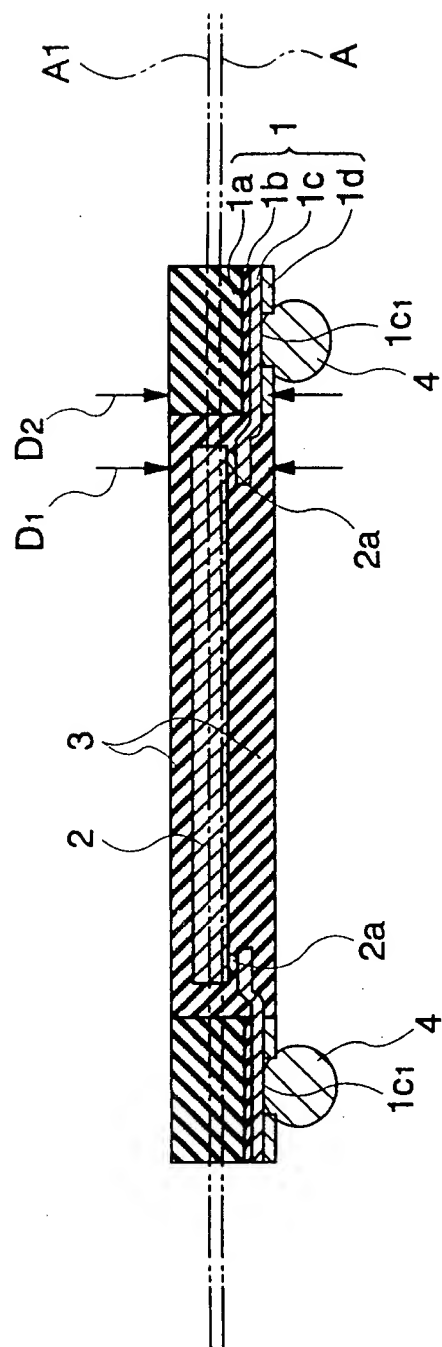


图 12

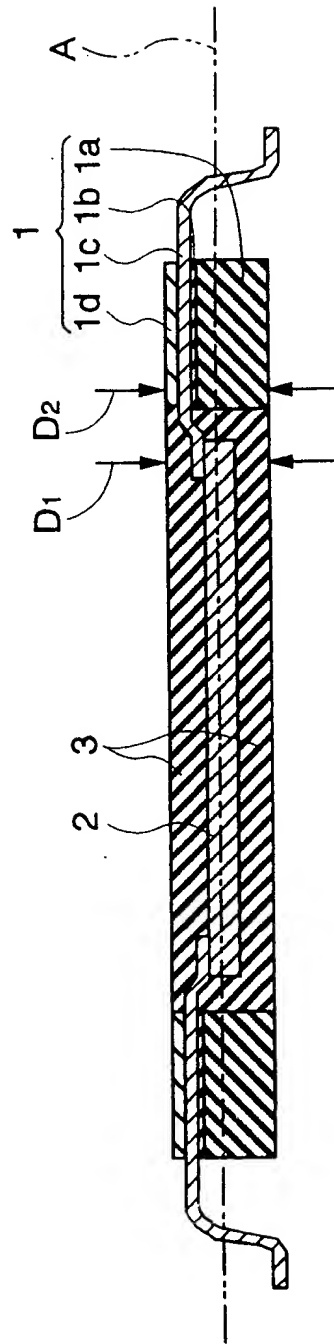


图 13

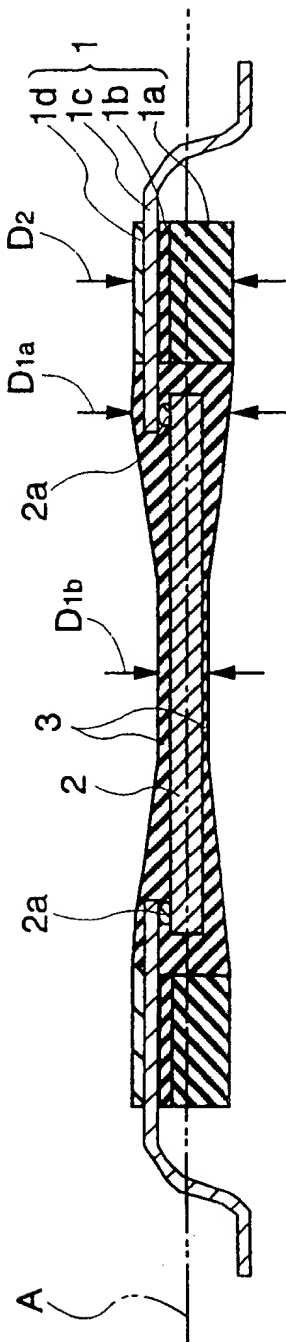
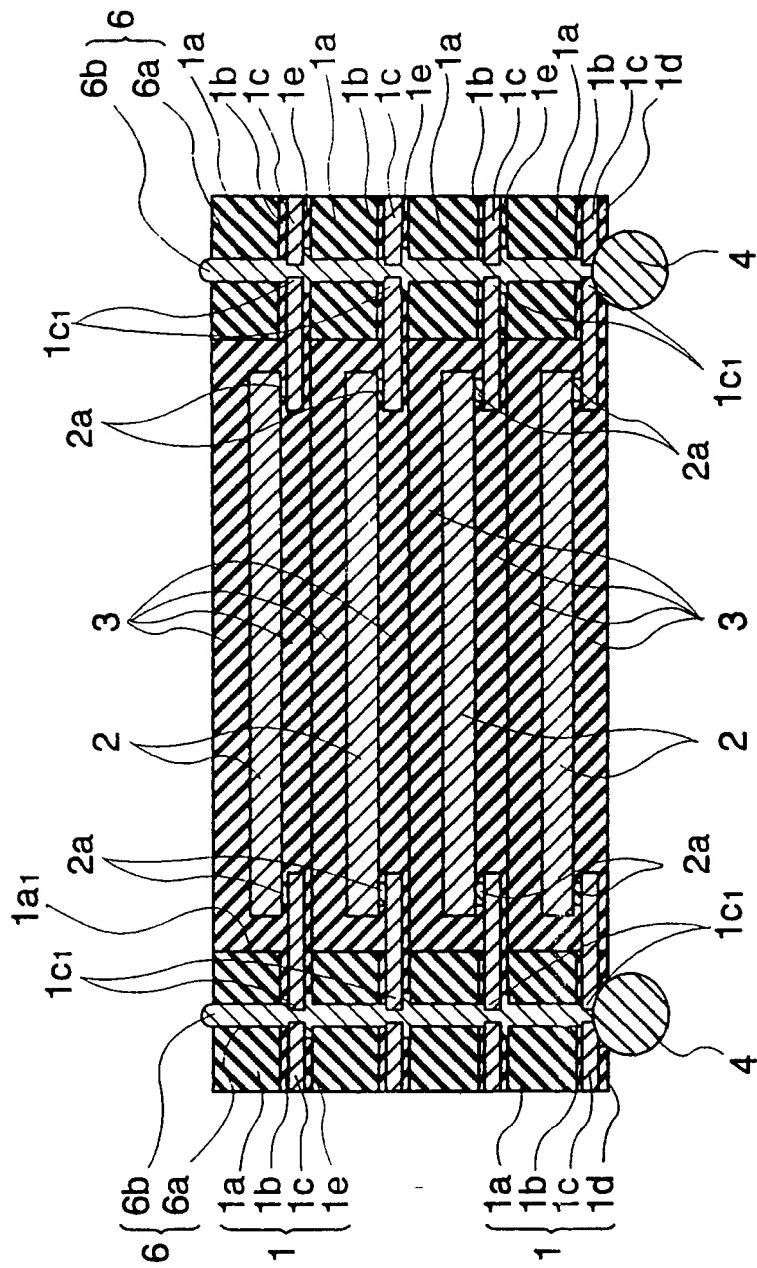


図 14



15

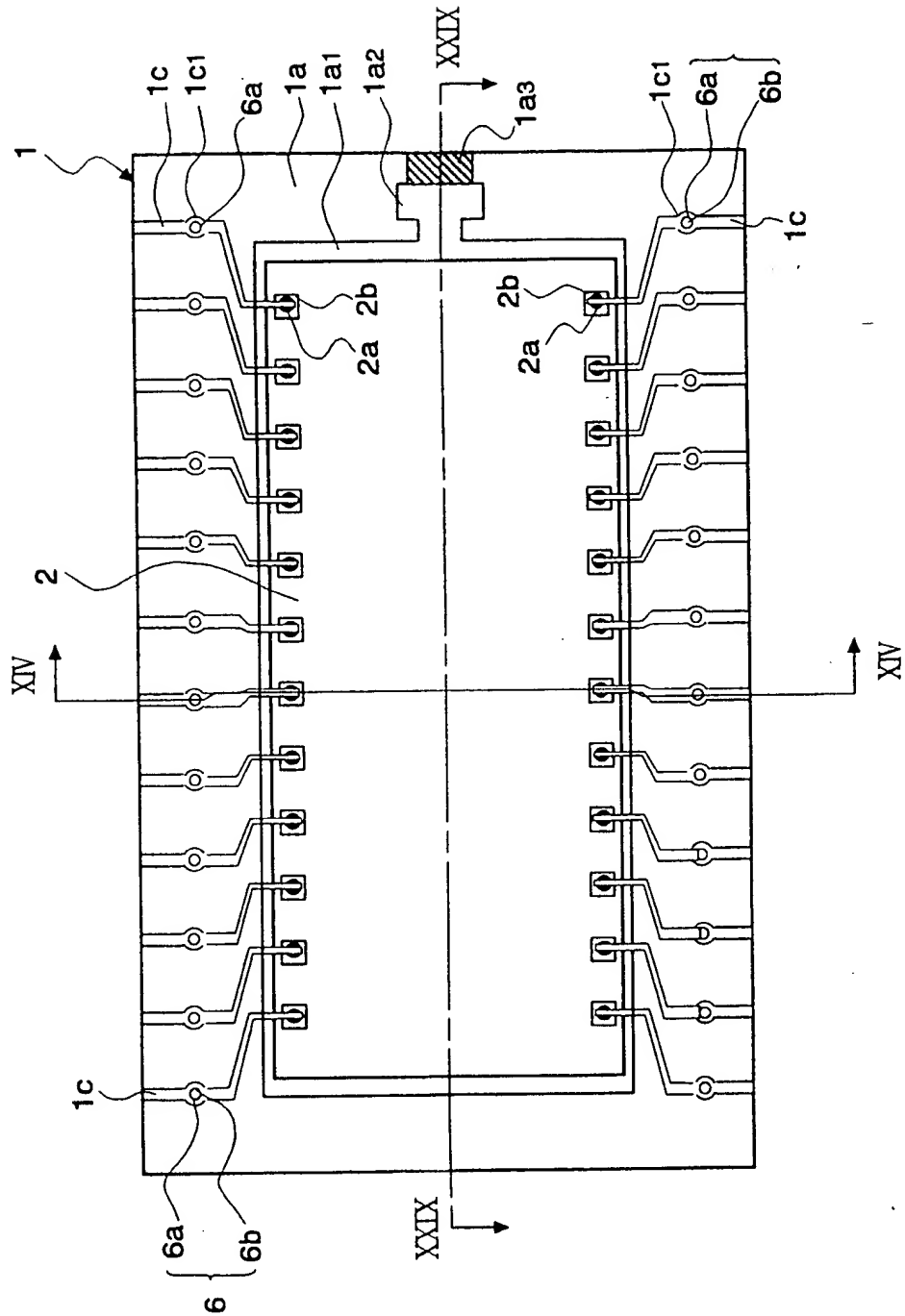


図 16

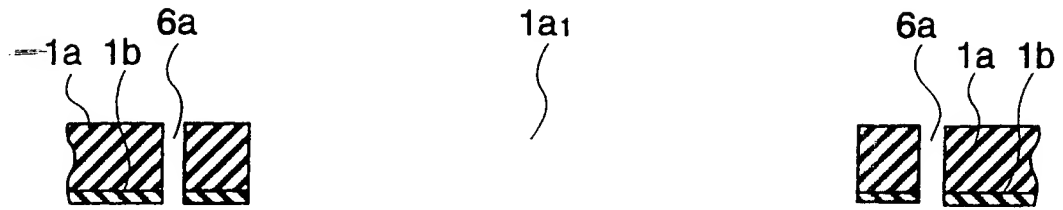


図 17

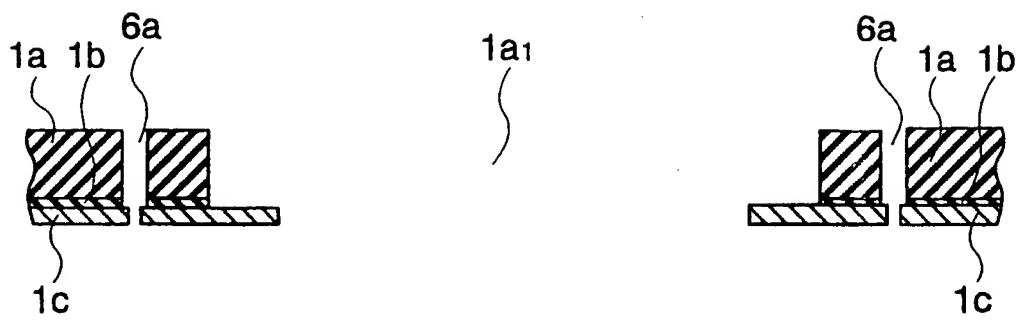


図 18

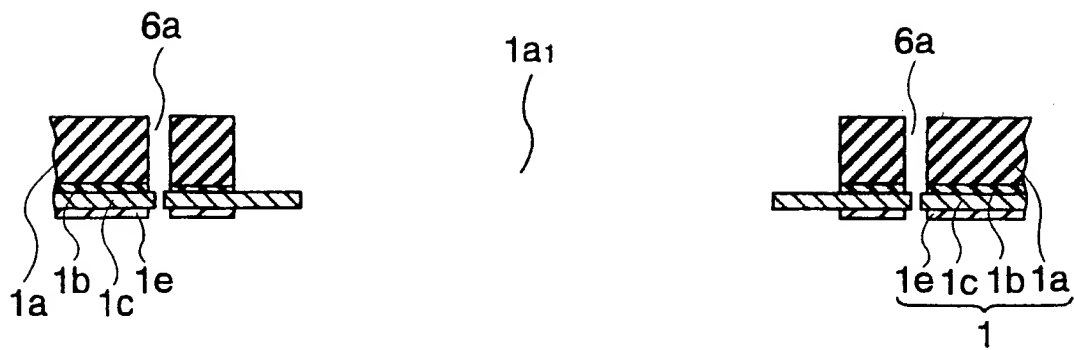


図 19

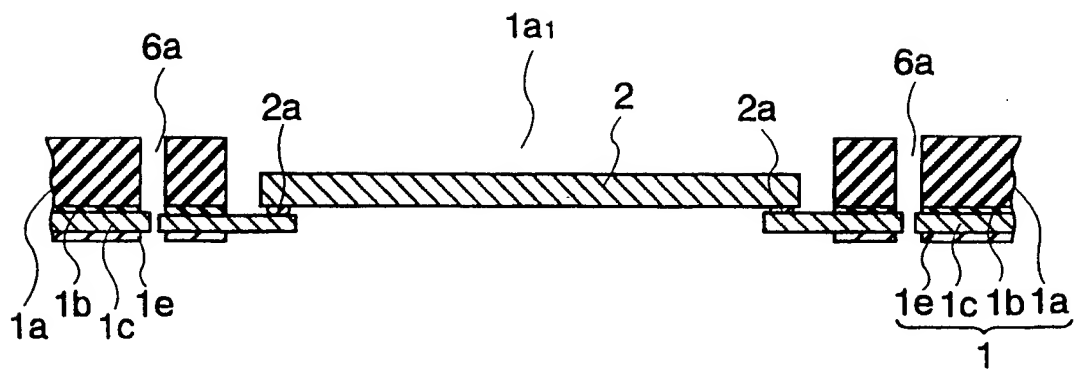


図 20

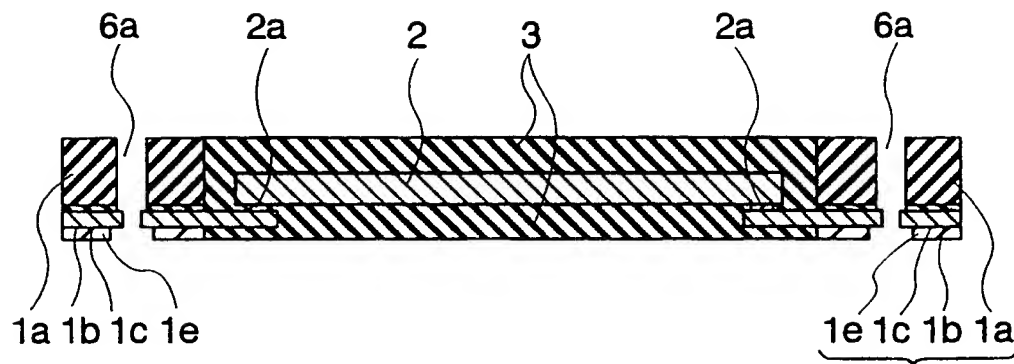


図 21

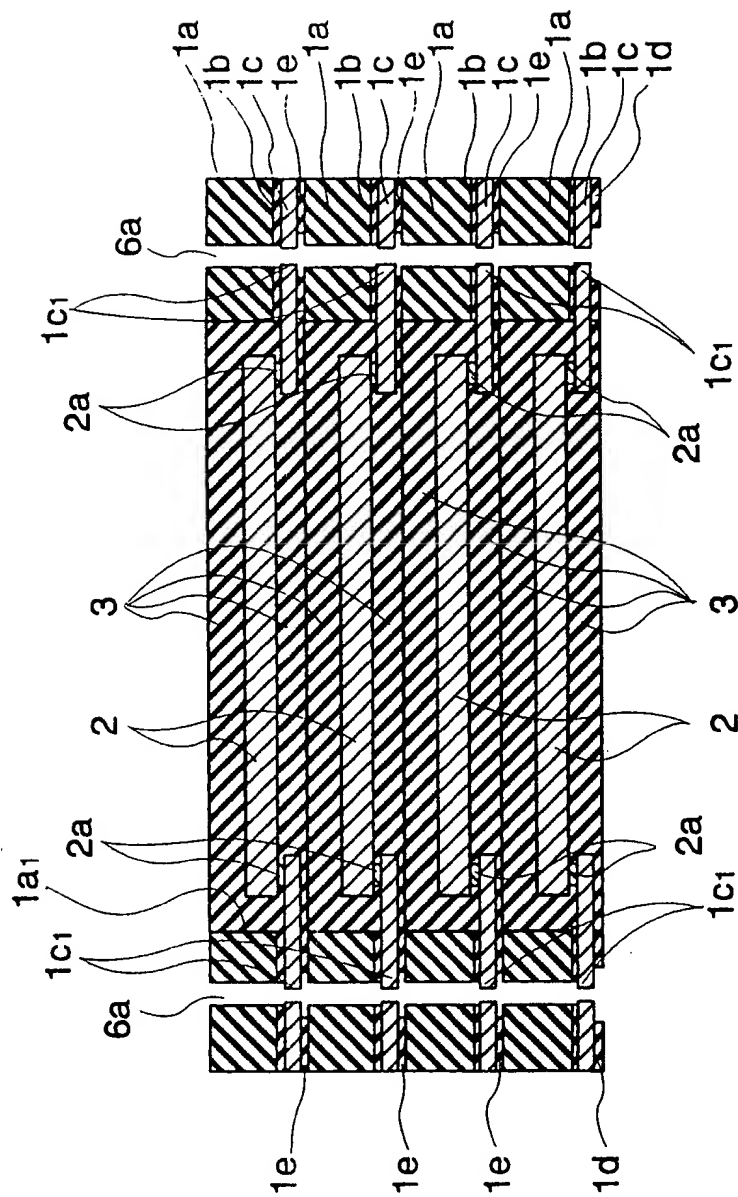


図 22

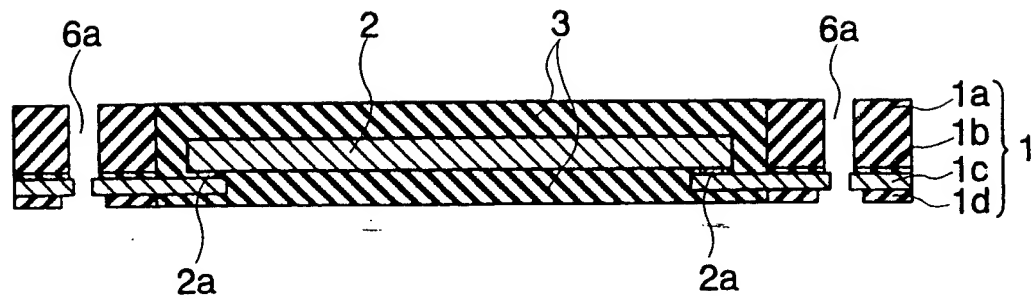


図 23

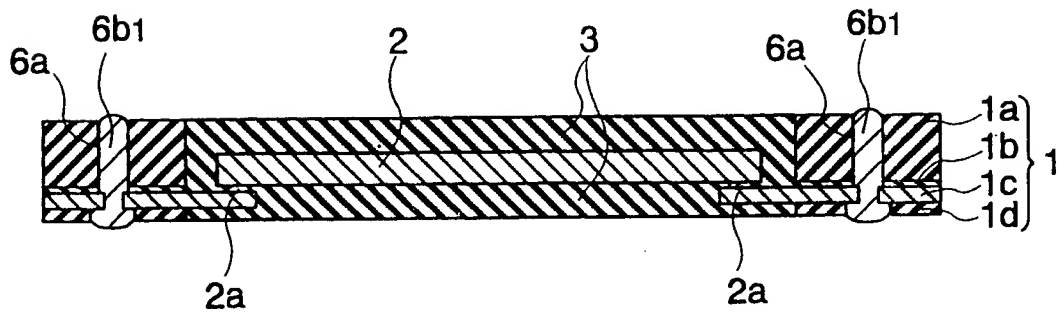


图 24

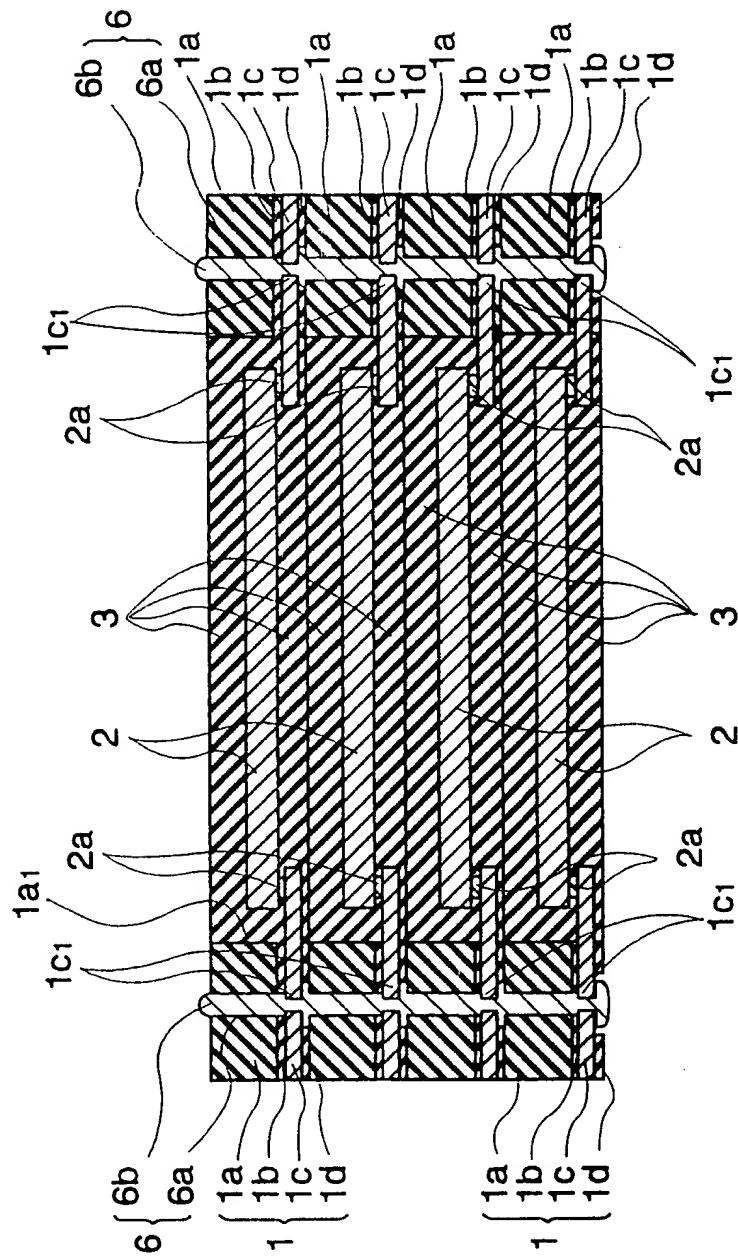


図 25

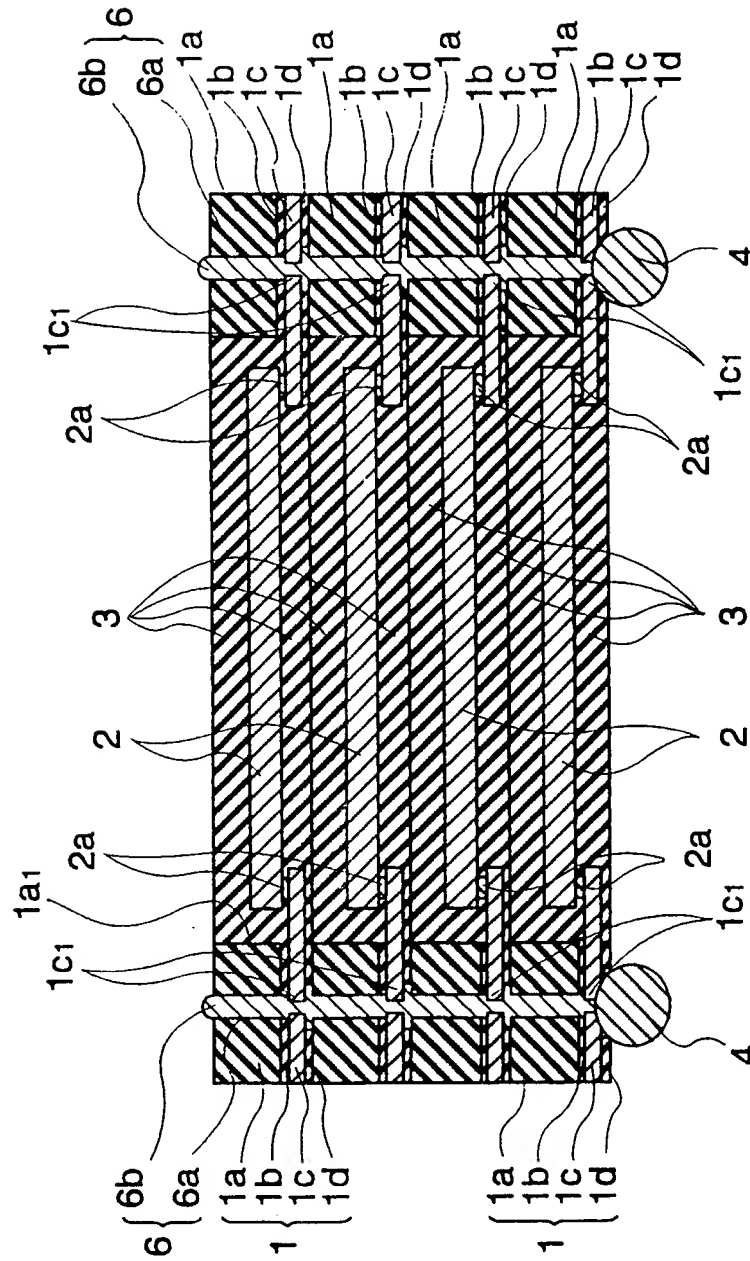


図 26

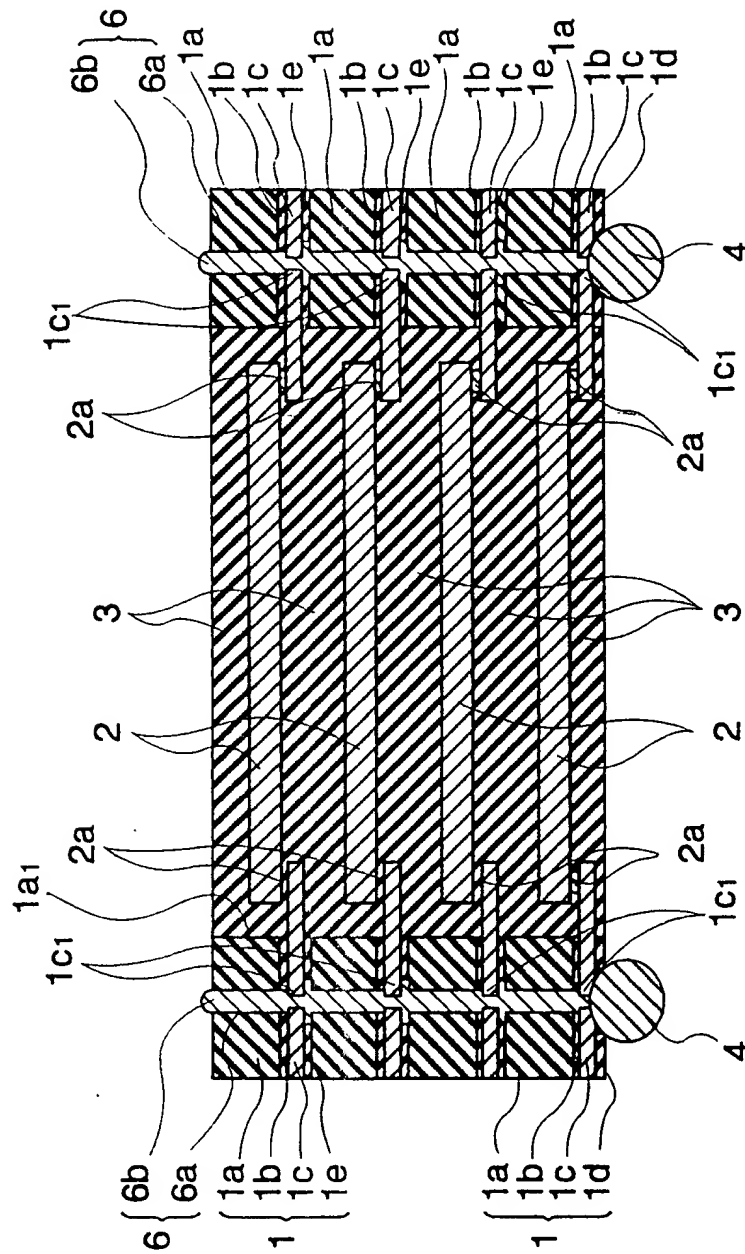


図 27

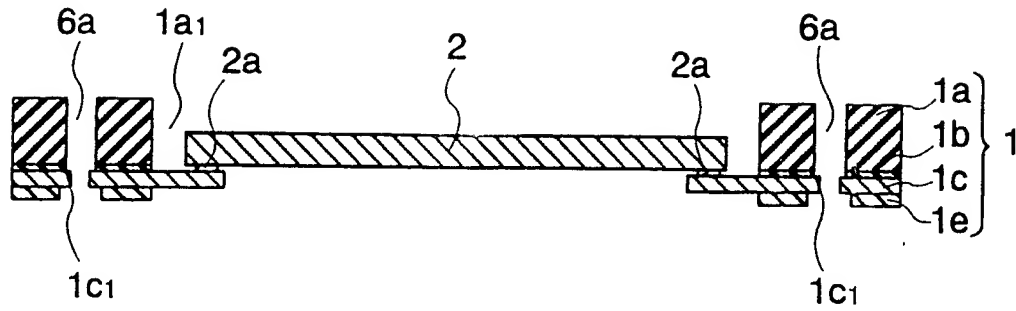


図 28

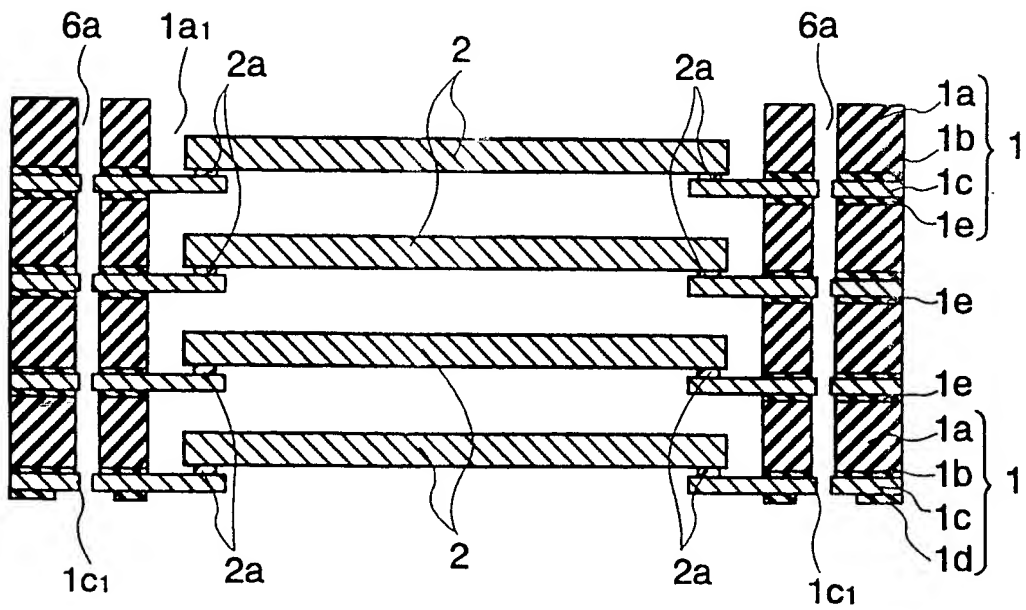
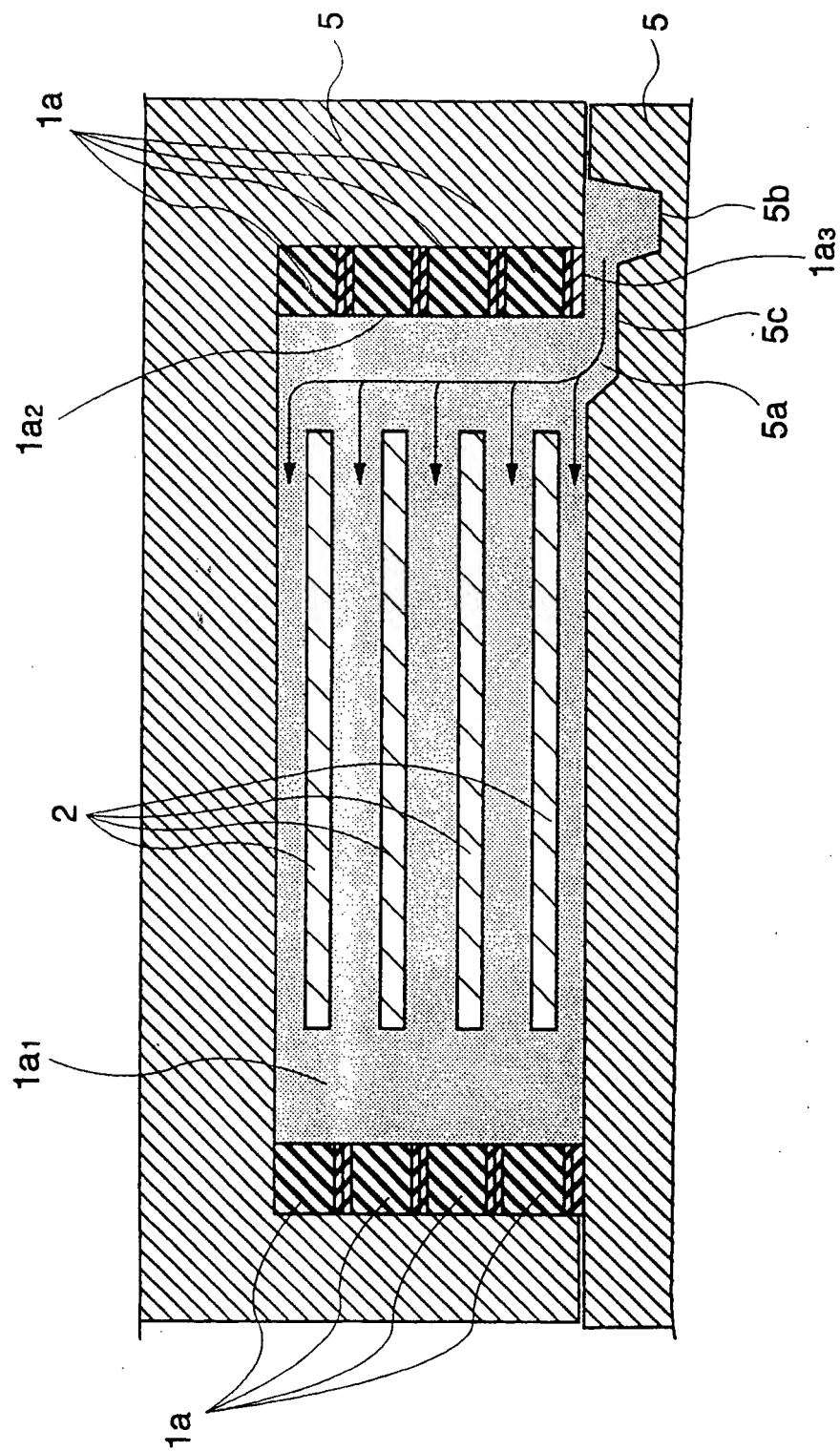


図 29



30

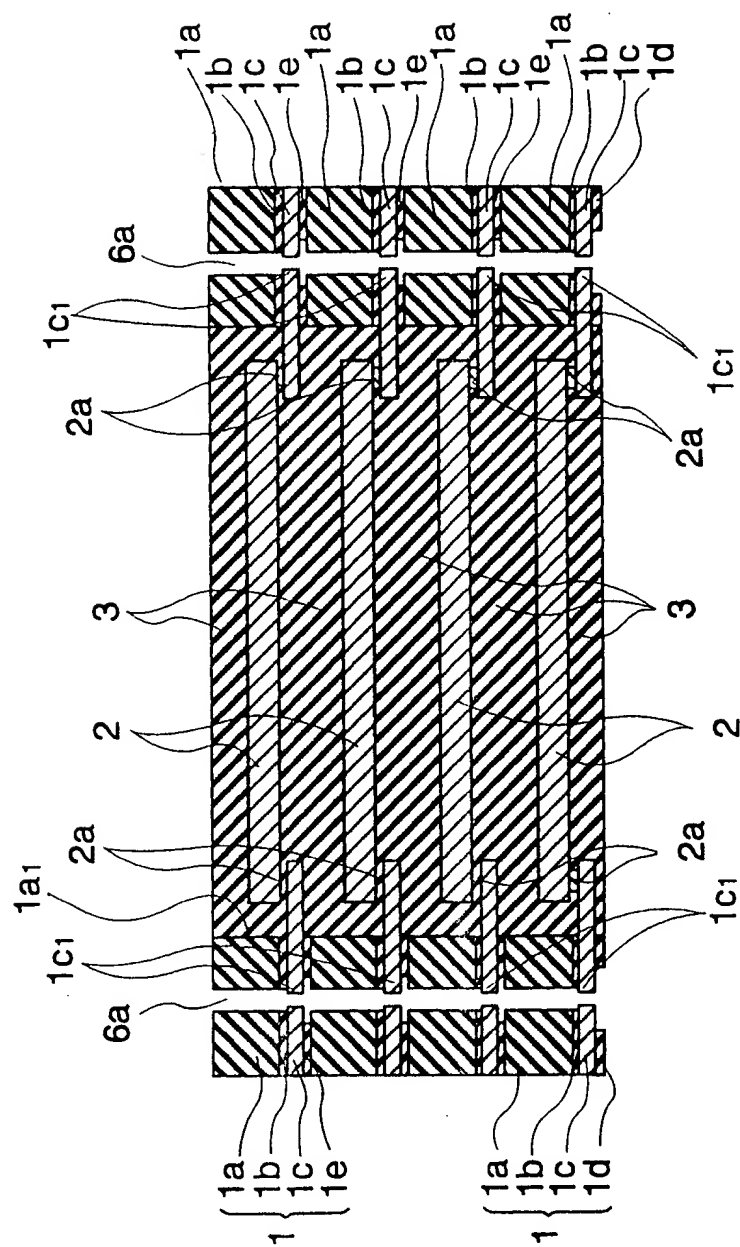


図 31

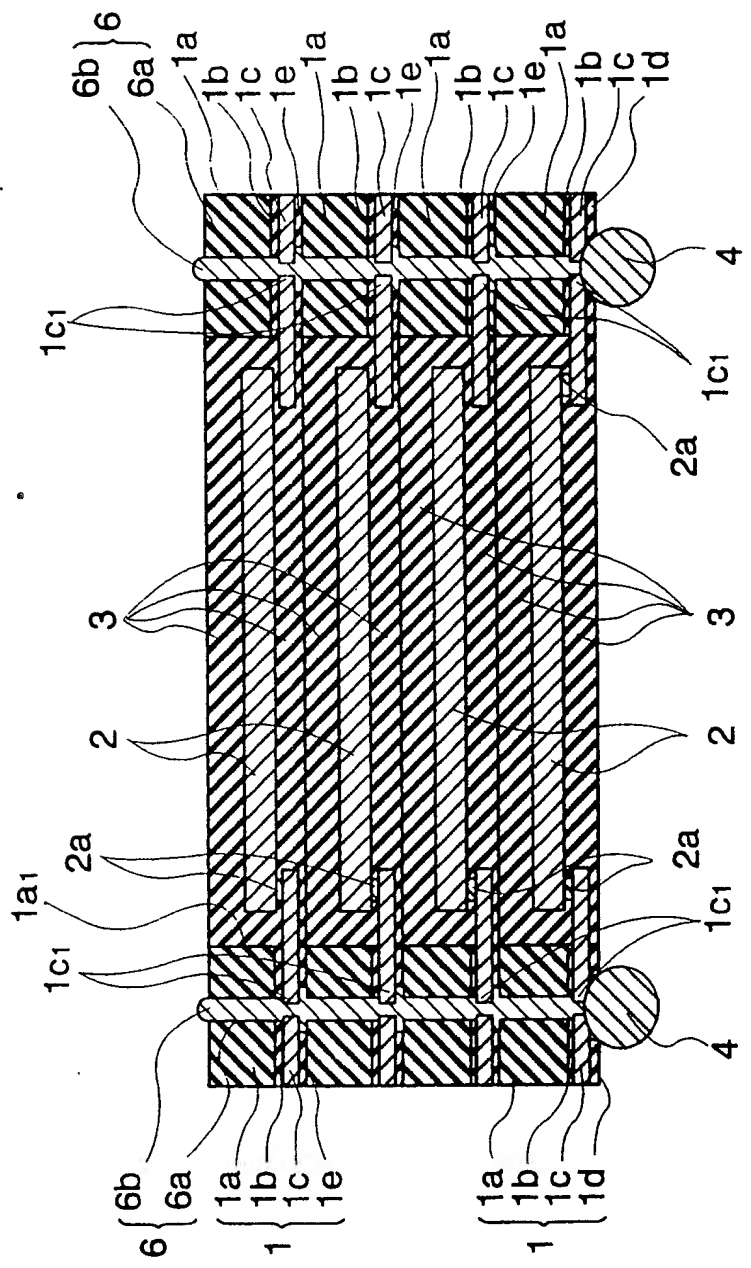


図 32

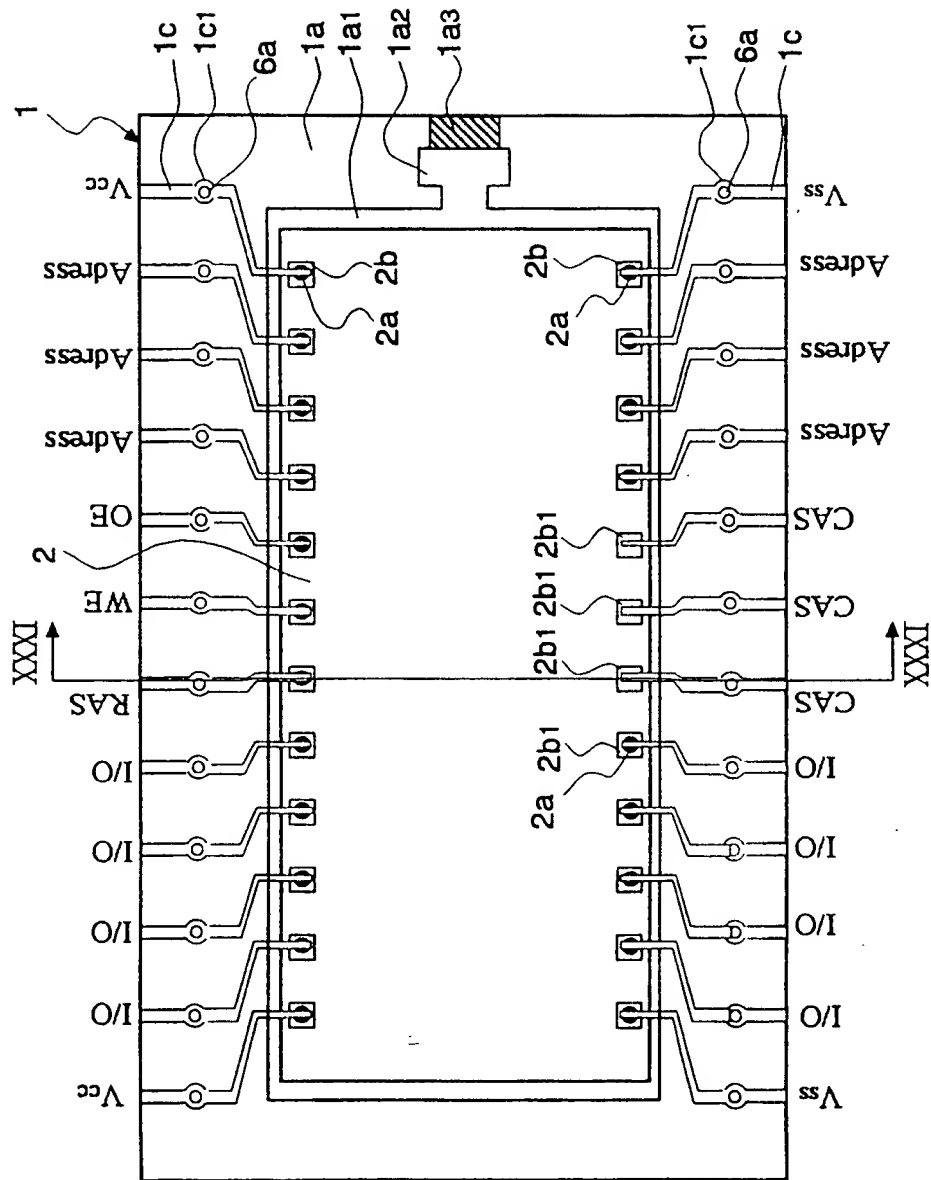


図 33

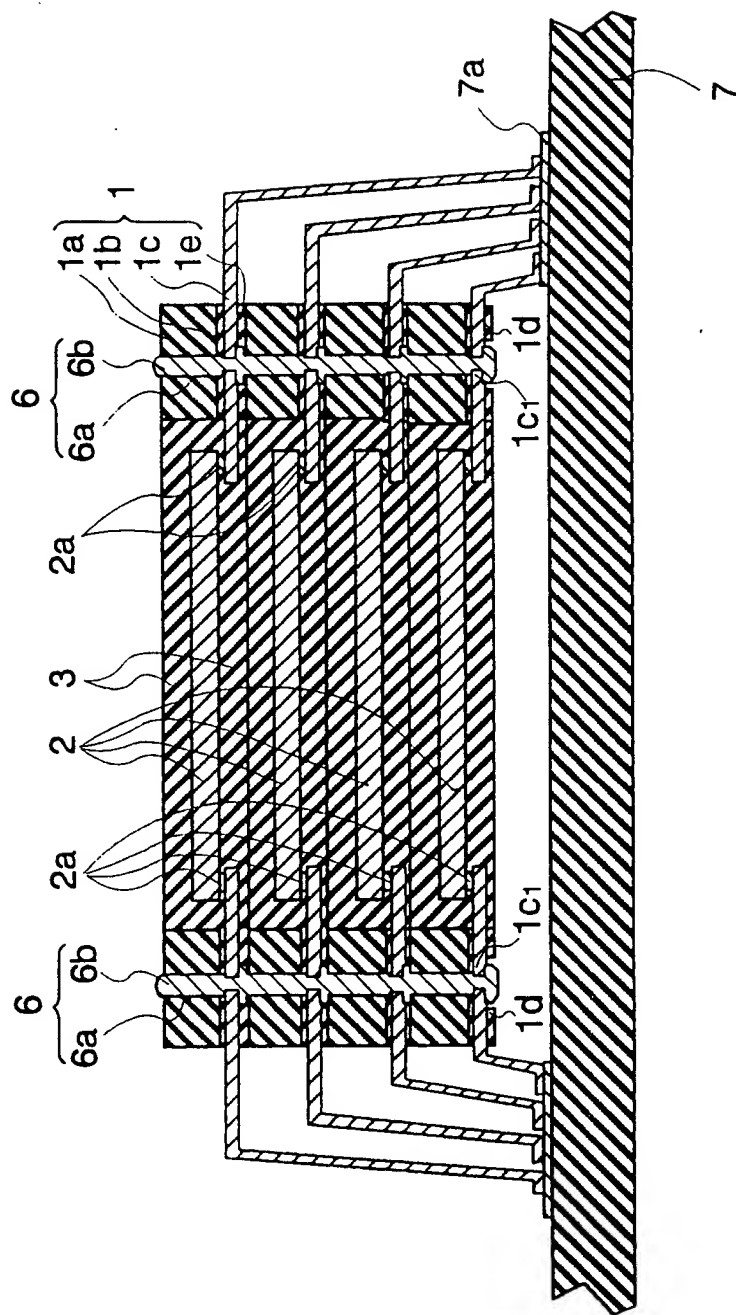


図 34

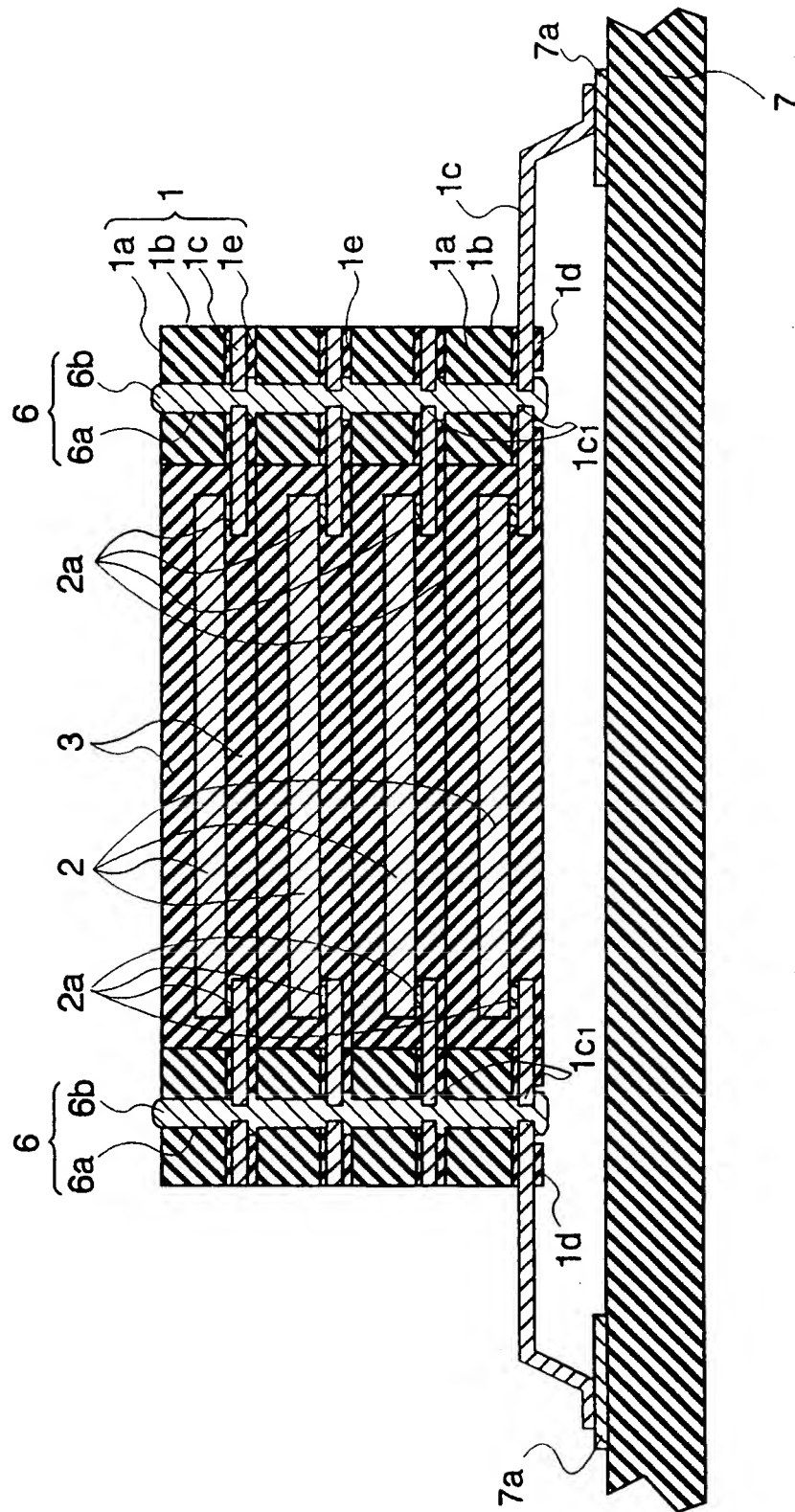


図 35

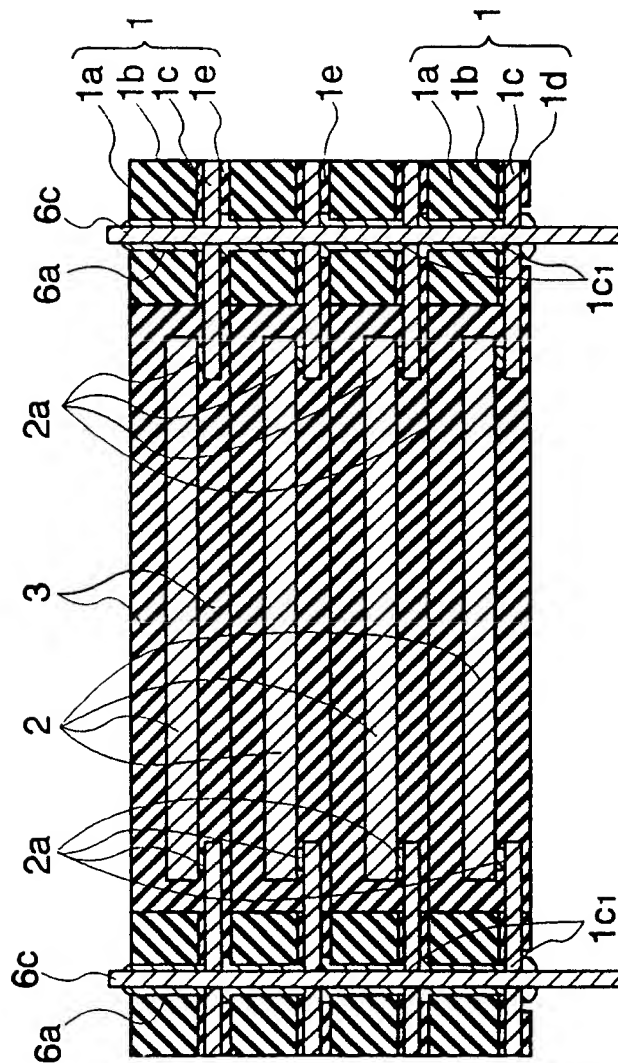


図 36

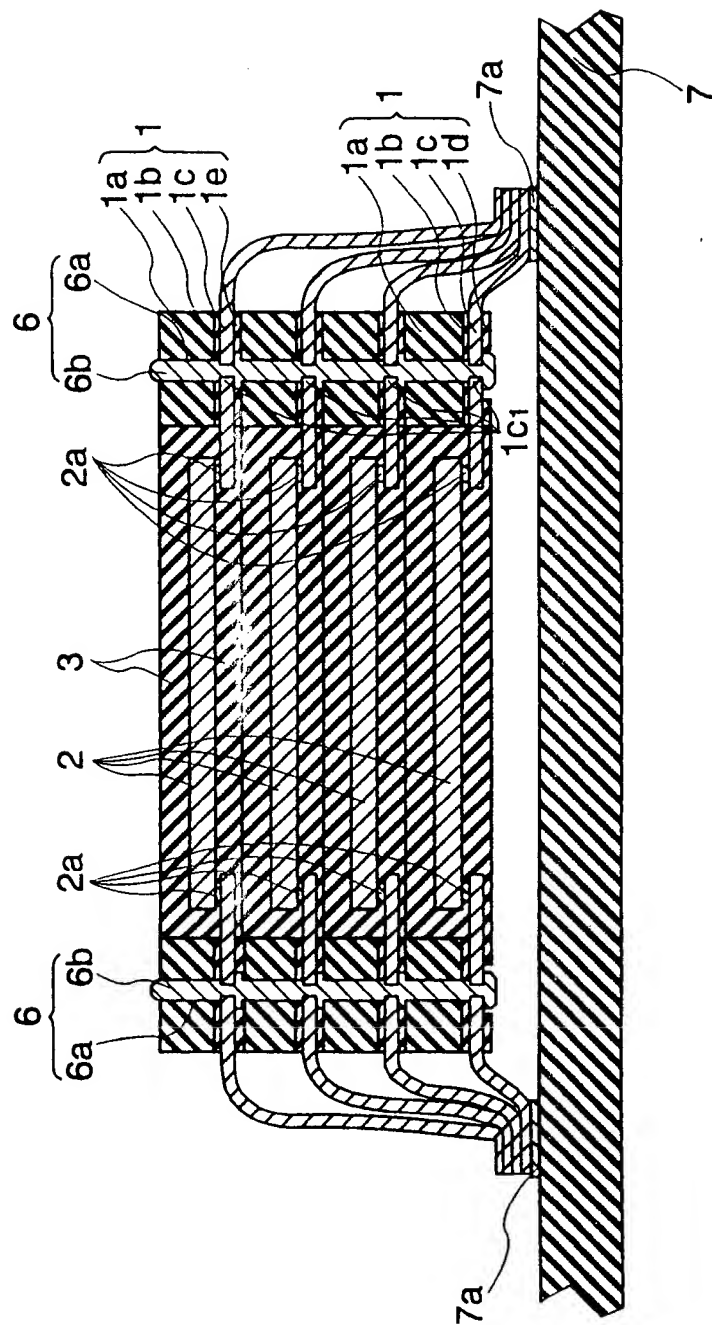


図 37

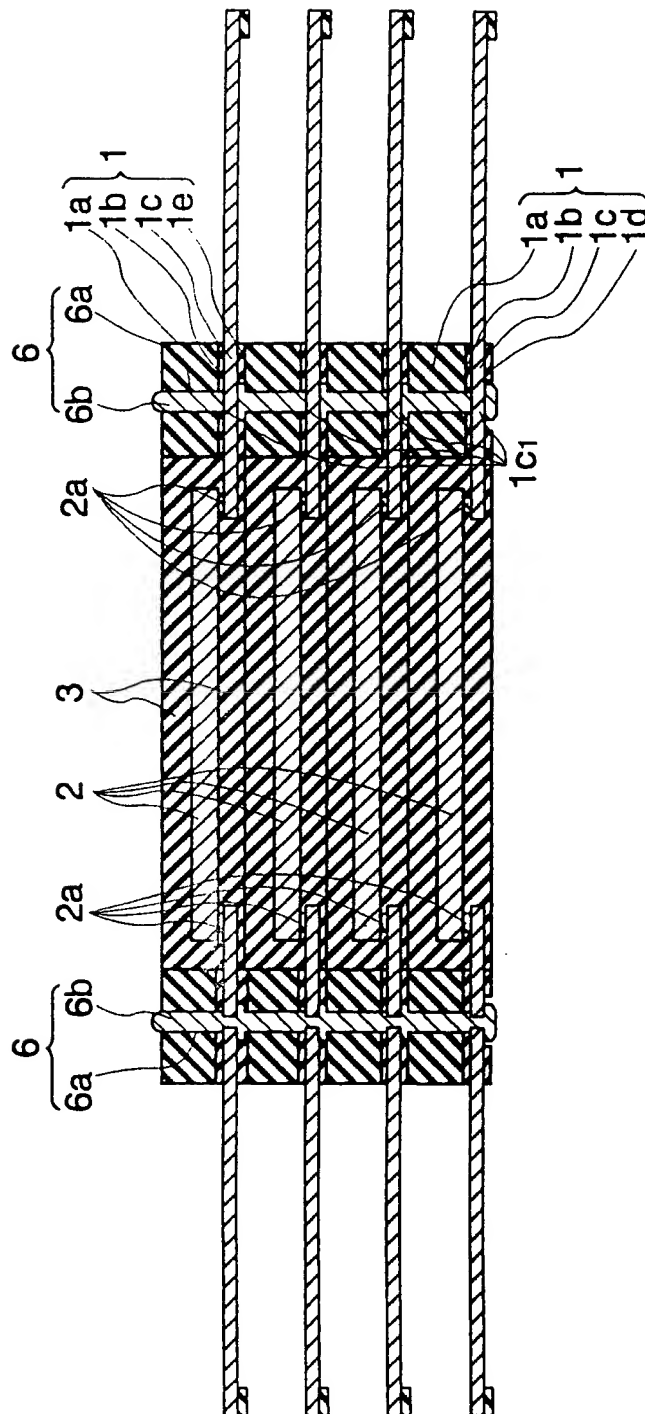


図 38

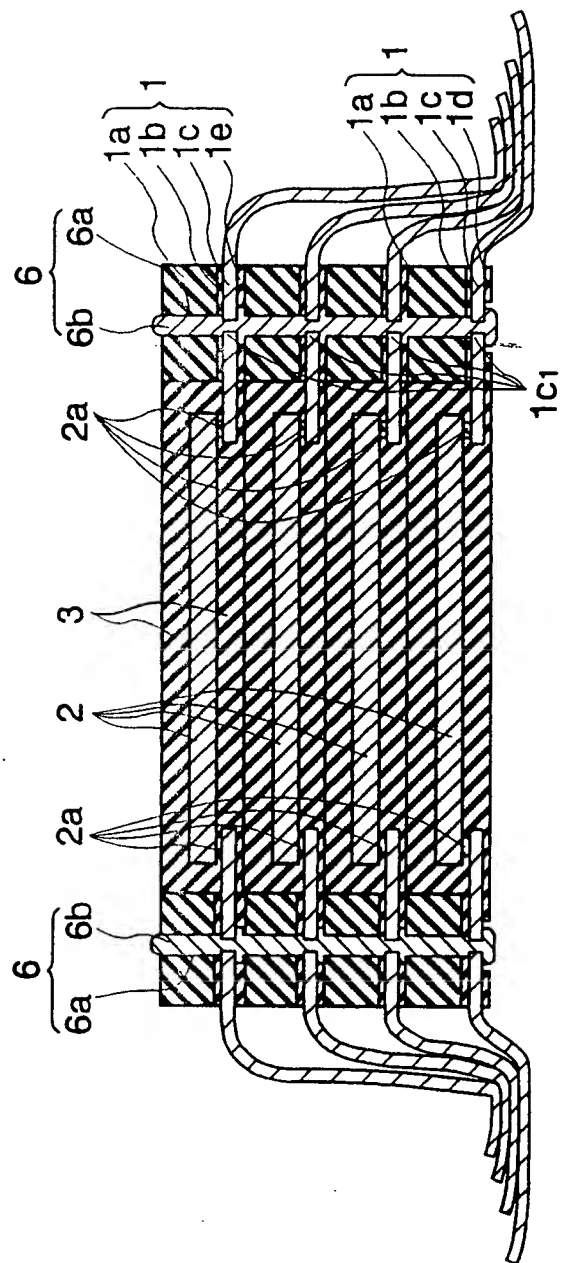
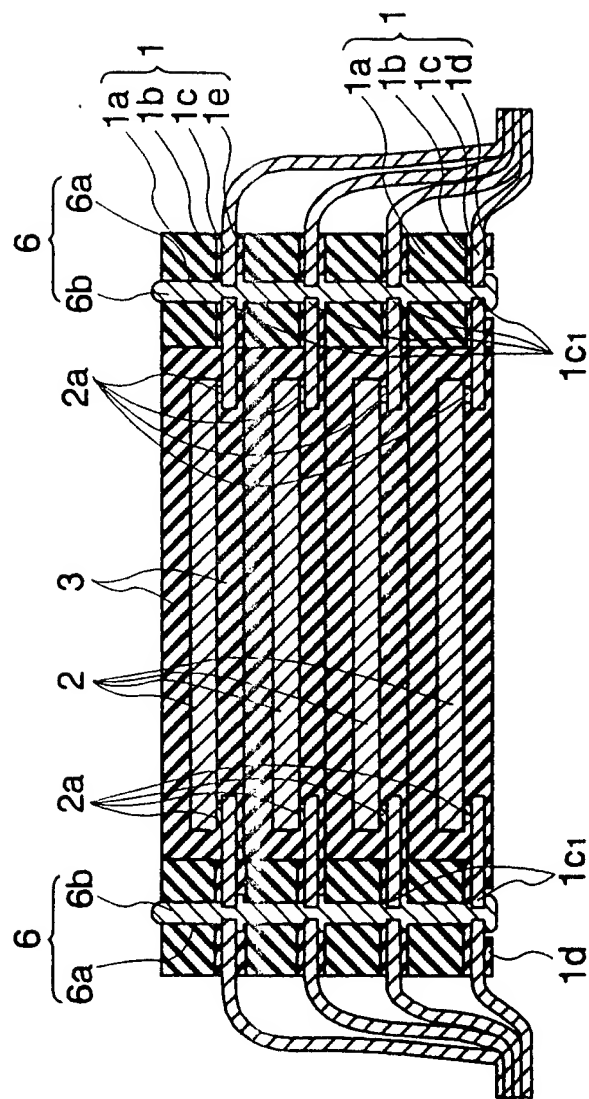


图 39



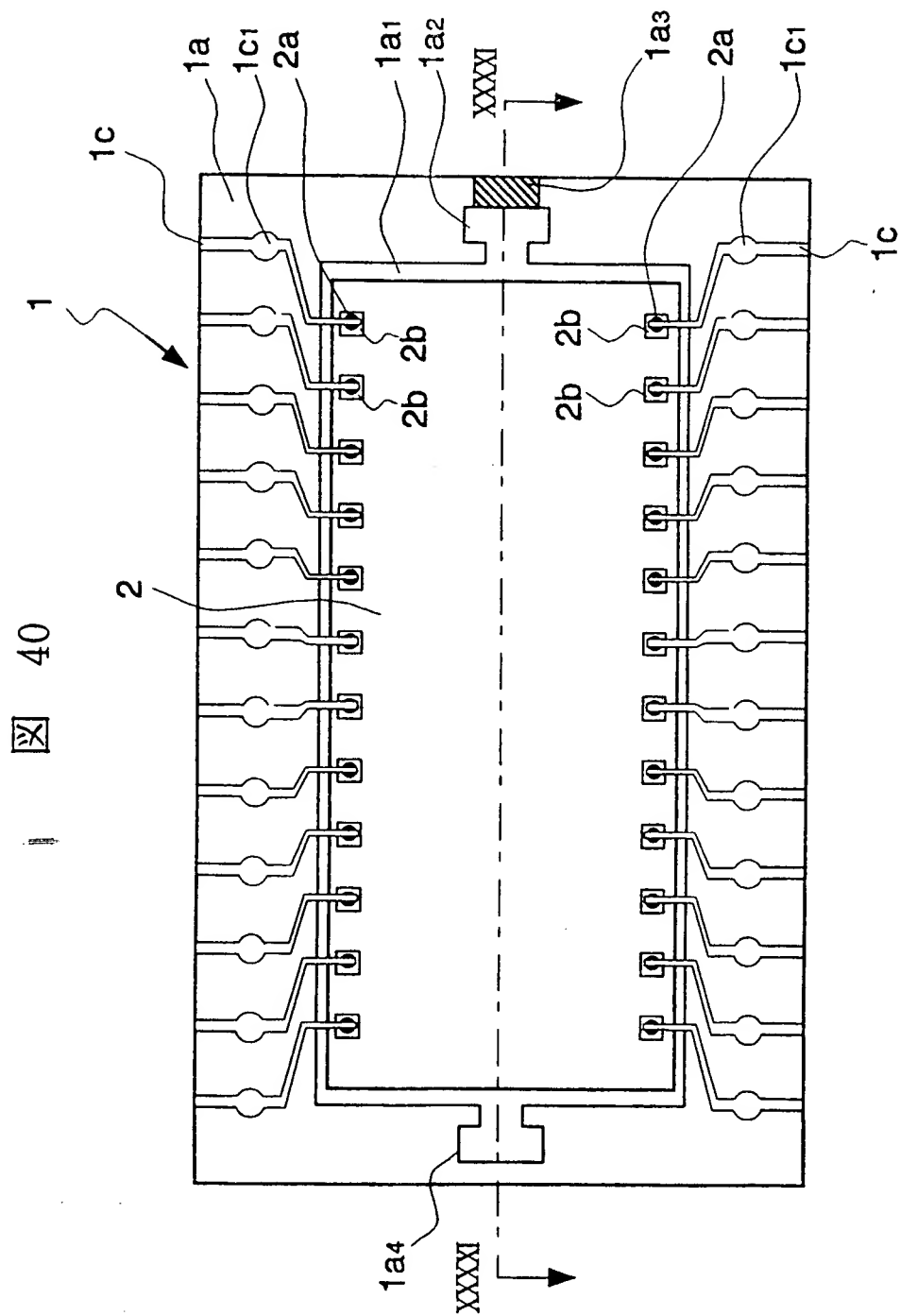
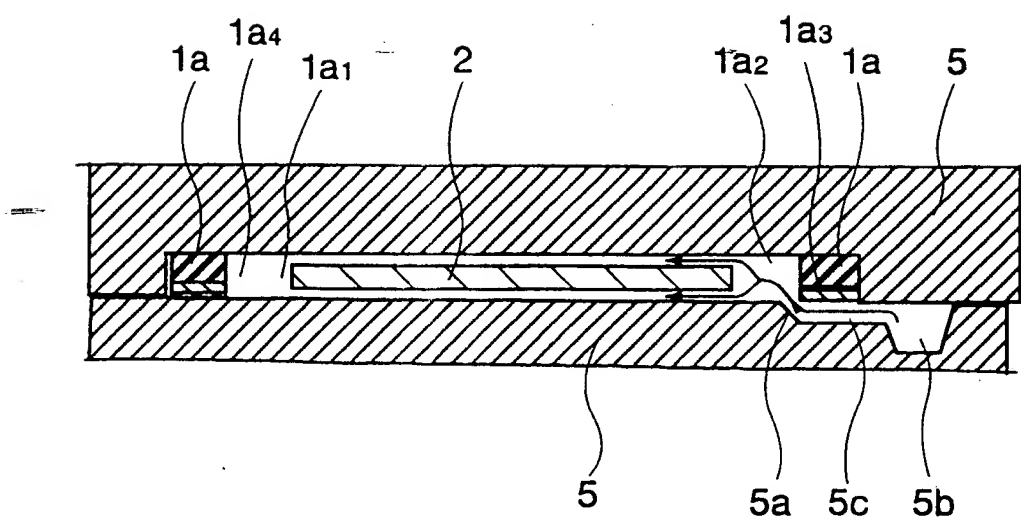


図 41



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP96/03407

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ H01L21/60

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ H01L21/60, H01L25/08, H01L21/56

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926 - 1997
Kokai Jitsuyo Shinan Koho	1971 - 1997
Toroku Jitsuyo Shinan Koho	1994 - 1997

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 59-222947, A (Matsushita Electric Industrial Co., Ltd.), December 14, 1984 (14. 12. 84) (Family: none) Fig. 4	1
X	Page 2, lower left column, lines 2 to 15	13, 14
X	Page 2, lower left column, line 16 to page 3, upper left column, line 1	15, 16, 25
Y	Fig. 4	2 - 12
Y	Fig. 7	17 - 24
Y	Page 2, lower left column, line 16 to page 3, upper left column, line 1	26 - 32
Y	JP, 57-122559, A (GAO Gesellschaft fur Automation und Organisation m.b.H.), July 30, 1982 (30. 07. 82) & US, 4460825, A	2, 3, 12
Y	JP, 60-106153, A (Toshiba Corp.), June 11, 1985 (11. 06. 85) (Family: none)	4
Y	JP, 4-355939, A (Towa Corp.),	5, 6, 8,

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

February 18, 1997 (18. 02. 97)

Date of mailing of the international search report

March 4, 1997 (04. 03. 97)

Name and mailing address of the ISA/

Japanese Patent Office

Facsimile No.

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP96/03407

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	December 9, 1992 (09. 12. 92) (Family: none)	26, 32
Y	JP, 6-151517, A (Nippon Steel Corp.), May 31, 1994 (31. 05. 94) (Family: none)	7
Y	JP, 8-148526, A (NEC Corp.), June 7, 1996 (07. 06. 96) (Family: none)	9
Y	JP, 8-222691, A (Fujitsu Ltd.), August 30, 1996 (30. 08. 96) (Family: none)	10, 23
Y	JP, 7-90203, A (Fujitsu Ltd.), April 11, 1995 (11. 04. 95) (Family: none)	11
Y	JP, 54-114973, A (Toshiba Corp.), September 7, 1979 (07. 09. 79) (Family: none)	12
Y	JP, 3-295264, A (Hitachi, Ltd.), December 26, 1991 (26. 12. 91) (Family: none)	17, 21, 27, 28, 31, 32
Y	JP, 8-236694, A (NEC Corp.), September 13, 1996 (13. 09. 96) (Family: none)	18-20, 22, 28, 29
Y	JP, 8-88245, A (NEC Corp.), April 2, 1996 (02. 04. 96) (Family: none)	20
Y	JP, 5-183020, A (NEC Kansai, Ltd.), July 23, 1993 (23. 07. 93) (Family: none)	24, 30

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl. H01L21/60

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. H01L21/60

Int. Cl. H01L25/08

Int. Cl. H01L21/56

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1997年

日本国登録実用新案公報 1994-1997年

日本国公開実用新案公報 1971-1997年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 59-222947, A (松下電器産業株式会社) 14, 12月, 1984 (14, 12, 84) (ファミリーなし)	1
X	第4図	13, 14
X	第2頁左下欄第2行乃至第15行	15, 16, 25
Y	第2頁左下欄第16行乃至第3頁左上欄第1行	2-12
Y	第4図	17-24
Y	第7図	26-32
Y	第2頁左下欄第16行乃至第3頁左上欄第1行	
Y	J P, 57-122559, A (ガーア-オー・ゲゼルシャフト・フュール・アウトマチオン・ウント・オルガニザチオン・エム・ペーハー) 30, 7月, 1982 (30, 07, 82) & US, 4460825, A	2, 3, 12

☒ C欄の続きにも文献が列举されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

18.02.97

国際調査報告の発送日

04.03.97

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

鈴木 毅

4E 9347

電話番号 03-3581-1101 内線3426

国際調査報告

国際出願番号 PCT/JP96/03407

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 60-106153, A(株式会社東芝)11. 6月. 1985(11. 06. 85)(ファミリーなし)	4
Y	J P, 4-355939, A(トーワ株式会社)9. 12月. 1992(09. 12. 92)(ファミリーなし)	5, 6, 8, 26, 32
Y	J P, 6-151517, A(新日本製鐵株式会社)31. 5月. 1994(31. 05. 94)(ファミリーなし)	7
Y	J P, 8-148526, A(日本電気株式会社)7. 6月. 1996(07. 06. 96)(ファミリーなし)	9
Y	J P, 8-222691, A(富士通株式会社)30. 8月. 1996(30. 08. 96)(ファミリーなし)	10, 23
Y	J P, 7-99203, A(富士通株式会社)11. 4月. 1995(11. 04. 95)(ファミリーなし)	11
Y	J P, 54-114973, A(東京芝浦電気株式会社)7. 9月. 1979(07. 09. 79)(ファミリーなし)	12
Y	J P, 3-295264, A(株式会社日立製作所)26. 12月. 1991(26. 12. 91)(ファミリーなし)	17, 21, 27, 28, 31, 32
Y	J P, 8-236694, A(日本電気株式会社)13. 9月. 1996(13. 09. 96)(ファミリーなし)	18-20, 22, 28, 29
Y	J P, 8-88245, A(日本電気株式会社)2. 4月. 1996(02. 04. 96)(ファミリーなし)	20
Y	J P, 5-183020, A(関西日本電気株式会社)23. 7月. 1993(23. 07. 93)(ファミリーなし)	24, 30